

INSTITUTO TECNOLÓGICO Y DE ESTUDIOS SUPERIORES DE OCCIDENTE

Maestría en Diseño Electrónico

Reconocimiento de Validez Oficial de Estudios de nivel superior según Acuerdo Secretarial 15018, publicado en el *Diario Oficial de la Federación* el 29 de noviembre de 1976

DEPARTAMENTO DE ELECTRÓNICA, SISTEMAS E INFORMÁTICA



Reporte técnico para obtener el grado de
Maestro en Diseño Electrónico

En la Modalidad: “**Formación Técnica Complementaria y Proyectos de Impacto**”
Área de Concentración: “**Diseño Electrónico en Alta Frecuencia**”

Presenta:

Rogelio Alfonso Moreyra Gonzalez

Revisor:

Dr. José Ernesto Rayas Sanchez

Guadalajara, Jalisco. Enero 2016

Índice

1- Introducción	3
2- Área de Concentración Elegida	3
3- Diseño Electrónico en Alta Frecuencia	4
4- Diseño Electrónico Asistido por Computadora	4
4.1- Proyecto Final	4
4.2- Resultados.....	5
4.3- Aportación	5
5- Modelado y Diseño de Circuitos Electrónicos basado en Optimización	6
5.1- Proyecto Final	6
5.2- Aportación	8
5.3- Resumen: “HFSS Automated Driver based on Non-GUI Scripting”	9
6- Conclusiones Finales	10
7- Bibliografía	10
Apéndice A: Comparación del comportamiento de una vía generada en Sonnet y CST contra su modelo circuital con elementos concentrados	11
Apéndice B: uStrip Low Pass Filter Design Using Space Mapping	29
Apéndice C: PAPER: “HFSS Automated Driver based on Non-GUI Scripting”	42

1- INTRODUCCIÓN

A continuación presento, de forma resumida, la experiencia que tuve al cursar la Maestría en Diseño Electrónico en el ITESO con especialidad en el área de Diseño Electrónico en Alta Frecuencia. Esta especialización, muy relevante en el campo de acción en el cual me desempeñé, culminó con el desarrollo y presentación de un artículo ante audiencia internacional (IEEE) de la rama.

En este documento se describen las habilidades adquiridas durante la Maestría, así como los proyectos realizados dentro del área de especialización. Todo esto validando el conocimiento y la experiencia práctica obtenida, necesaria para la obtención del grado de Maestro en Diseño Electrónico dentro de la modalidad de Formación Técnica Complementaria y Proyectos de Impacto.

2- AREA DE CONCENTRACION ELEGIDA

De las áreas de concentración que la maestría en diseño electrónico ofrece en el ITESO elegí la de Diseño en Alta Frecuencia.

Esta rama de la electrónica es, en la actualidad, de rápido crecimiento y demanda. Esto se demuestra por la creación de grupos dedicados al diseño, análisis y pruebas en alta frecuencia en las diferentes empresas electrónicas de la región.

La demanda de dispositivos más rápidos y de mayor desempeño hace necesario operar a frecuencias más altas donde la teoría electrónica simplificada comienza a perder validez y hace necesario un análisis más avanzado.

Esta área de concentración complementa muy bien mi trabajo, ya que me he desempeñado como ingeniero en integridad de señales y distribución de potencia. Esta área de concentración se alinea muy bien al camino que mi carrera profesional ha de seguir.

Las asignaturas elegidas del área de concentración son:

- ➔ Diseño en Alta Frecuencia
 - Diseño Electrónico en Alta Frecuencia
 - Diseño Electrónico Asistido por Computadora (CAD)
 - Optimización

Donde se realizaron los siguientes proyectos

- ➔ Proyectos:
 - Comparación del comportamiento de una vía generada en Sonnet y CST contra su modelo circuital con elementos concentrados (Apéndice A)
 - Diseño de un filtro pasa bajas micro cinta utilizando técnicas de mapeo espacial (optimización) (Apéndice B)
 - *"HFSS Automated Driver based on Non-GUI Scripting"* Paper presentado en el tercer congreso latinoamericano en circuitos y sistemas de la IEEE (LASCAS 2012) celebrado en febrero de 2012. (Apéndice C)

3- DISEÑO ELECTRONICO EN ALTA FRECUENCIA

Esta materia se enfocó en el estudio, análisis y diseño de circuitos electrónicos de alta frecuencia. Se identificó la relevancia en el entorno actual que las técnicas de diseño electrónico en radio frecuencias y microondas han llegado a tener. Se describieron los conceptos básicos de integridad de señal que caracterizan a las conexiones de alta velocidad así como los fundamentos de teoría de líneas de transmisión tanto en el dominio del tiempo como de la frecuencia. Se utilizaron como ejemplos teóricos circuitos de RF fundamentales como redes de acople de impedancia, filtros y amplificadores.

De este modo se estudió, a manera introductoria, todo lo necesario para diseñar redes físicas de interconexión de alta velocidad, enfocadas especialmente a tecnologías de PCB como pistas micro cinta y “stripline”

Como complemento necesario, se estudió el uso de herramientas de simulación y caracterización electromagnética. A lo largo del curso se utilizaron herramientas como APLAC, Sonnet y Spice formando así la base para en análisis profesional de interconexiones de alta frecuencia.

4- DISEÑO ELECTRONICO ASISTIDO POR COMPUTADORA

El curso de “CAD” es la continuación natural a la materia de diseño en alta frecuencia ya que presenta de manera más profunda un conjunto de herramientas de diseño electrónico indispensables para el análisis profesional de interconexiones y dispositivos en alta frecuencia.

En esta materia, además de presentar herramientas comerciales de diseño, mostró la manera más eficiente de utilizarlas así como las metodologías fundamentales a seguir cuando se utilizan dichas herramientas. Se consideraron también factores propios de manufactura tales como tolerancias de los materiales y el efecto que estas tolerancias tienen en el “yield” así como su descripción estadística.

En esta materia se profundizó en el uso de herramientas como Spice, Matlab, Aplac, Sonnet, CST, etc. Es así como el proyecto final fue encaminado a la comparación de dichas herramientas y a tratar de contestar la pregunta de cuándo es apropiado utilizar dichas herramientas (costosas) en lugar de modelos simplificados con elementos pasivos del tipo RLC (barato)

4.1- Proyecto Final: Comparación del Comportamiento de una Vía generada en Sonnet y CST Contra Su Modelo Circuitual con Elementos Concentrados.

Proyecto realizado en equipo con Diana García y Nicté Zavala.

En el área de análisis de integridad de señales, el modelado del canal por el que viaja la señal es un reto constante en el que se tiene que elegir entre rapidez de resultados contra la precisión de los mismos. El problema de modelado se puede atacar usando diferentes métodos, aquí se compararon los siguientes: a) modelado teórico usando elementos concentrados (“lumped”) cuyos valores se calculan analíticamente y b) modelado de la estructura utilizando herramientas electromagnéticas 3D.

Los modelos concentrados, al utilizar un número limitado de elementos, suelen ser muy rápidos de simular aunque sacrificando un poco el ancho de banda (estos modelos pierden precisión a altas frecuencias)

Los modelos extraídos con herramientas 3D son modelos muy grandes que aunque su precisión es muy alta incluso a altas frecuencias, son modelos de gran magnitud que toman mucho tiempo simular y algunas veces pueden presentar problemas de convergencia.

En general se prefiere utilizar modelos “lumped”, siempre que se pueda, dada su rapidez y facilidad de uso, siempre y cuando no se sacrifique demasiada precisión.

4.2- Resultados:

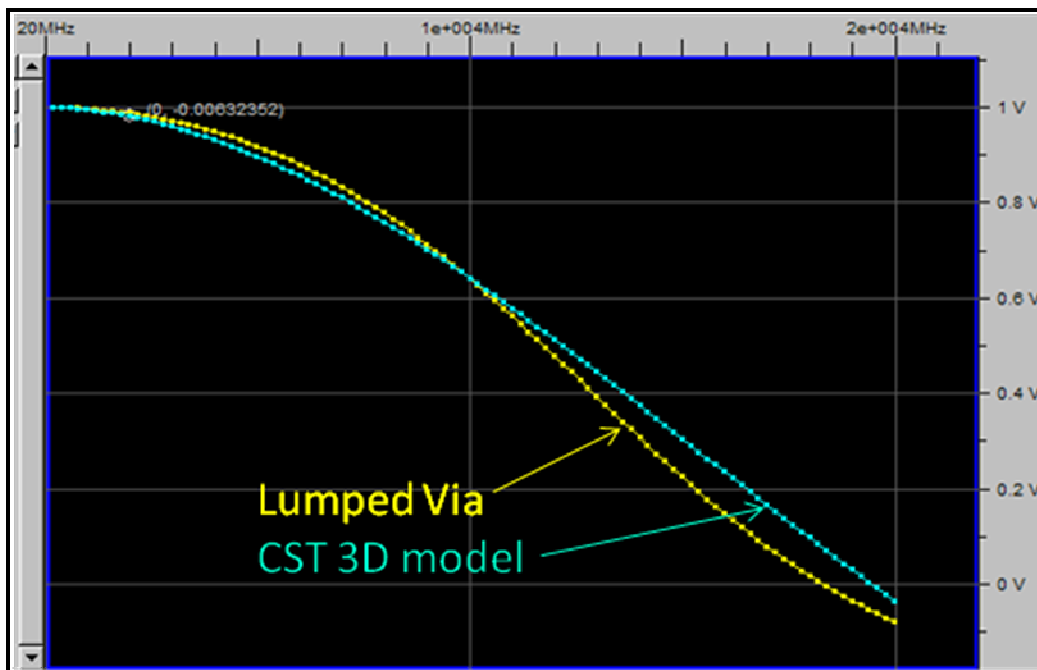


Figura 1: Voltaje de salida del modelo de la vía. ($V_{in}=1 \text{ Vac}$) – Error a 2GHz=7mV

Se pudo comprobar que el modelo analítico simple construido con elementos concentrados (RLC) hace un muy buen trabajo de representación de una vía hasta frecuencias moderadamente altas (2 GHz). Al incrementar la frecuencia el modelo empieza a divergir del modelo preciso de 3D pero no con gran diferencia (como se puede observar en la figura 1)

El modelo de Sonnet Lite es muy cercano al modelo complejo de CST. Es entonces válido modelar estructuras sencillas utilizando herramientas menos costosas, si es que no se requiere mayor precisión en frecuencias mayores a 2GHz.

4.3- Aportación:

La tendencia actual de la industria es la de utilizar cada vez más herramientas de modelado en 3D. El costo de tales herramientas es alto, tanto computacional como económico. Este proyecto demuestra que se pueden utilizar modelos simples en el análisis de buses e interconexiones que no rebasen los 2GHz en su ancho de banda. De este modo se tendrán resultados suficientemente precisos de manera más rápida y con menor costo.

5- OPTIMIZACION

Durante este curso se estudiaron técnicas avanzadas de optimización numérica para el modelado de circuitos electrónicos. Se discutieron métodos clásicos de optimización así como técnicas avanzadas de optimización y como aplicarlas a la ingeniería.

Se trabajó en ejemplos y ejercicios prácticos para aterrizar lo aprendido, desde los fundamentos y teoría básica hasta la implementación de métodos modernos de optimización como el mapeo espacial. Se enfatizó en el entendimiento de los algoritmos y se utilizaron herramientas de cálculo matemático (Octave, Matlab) para la realización de las tareas así como la comprobación de la teoría.

Se demostró el uso de estas técnicas de optimización para resolver diferentes problemas, tales como análisis estadístico, modelado electromagnético, diseño circuitos de alta frecuencia. Se enfatizó el uso de herramientas comerciales usadas en la industria para resolver estos problemas.

Como proyecto final se implementó el algoritmo de mapeo espacial agresivo para automatizar el diseño de un filtro pasa bajas micro cinta utilizando la herramienta de modelado electromagnético HFSS. Como parte de este proyecto se desarrolló un manejador automático de HFSS basado en Perl que no utiliza licencia de interfaz gráfica (GUI). Este manejador dio pie a escribir un *paper* que luego fue presentado en el congreso latinoamericano en circuitos y sistemas de la IEEE (LASCAS 2012) celebrado en febrero de 2012.

5.1- Proyecto Final: Diseño de un filtro pasa bajas micro cinta utilizando técnicas de mapeo espacial agresivo.

Se implementó el algoritmo de mapeo espacial agresivo para diseñar un filtro pasa bajas micro cinta, ilustrado en la figura 2. Se implementó utilizando Matlab para correr el algoritmo principal, HFSS como modelo fino, Aplan como modelo burdo y Perl para diseñar un manejador o “driver” que ejecuta HFSS y modifica la estructura de manera automática y sin utilizar la interfaz gráfica.

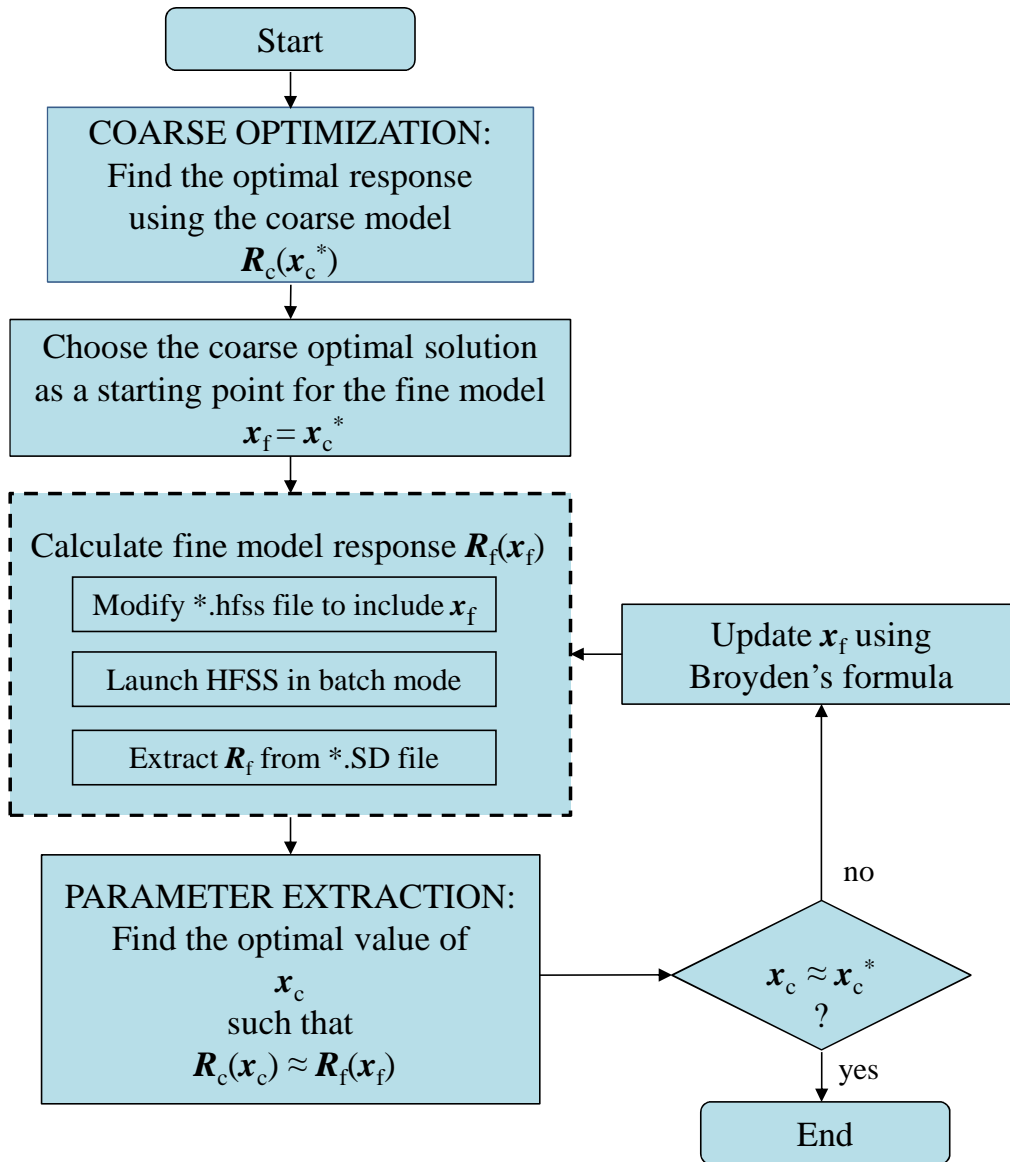


Figura 2: Diagrama de Flujo de la Implementación.

Al resolver el problema con métodos de optimización convencionales se toman 81 simulaciones para llegar a la respuesta final. 81 simulaciones con HFSS en un problema real tomarían demasiado tiempo y recursos. Utilizando mapeo espacial se logró reducir las simulaciones de HFSS de 81 a tan solo 3.

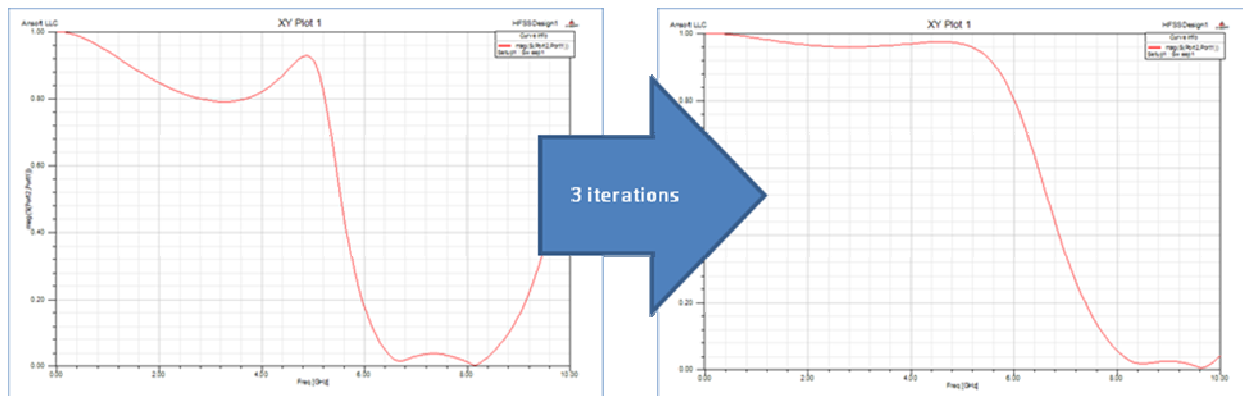


Figura 3: S21 antes y después de optimización (3 iteraciones)

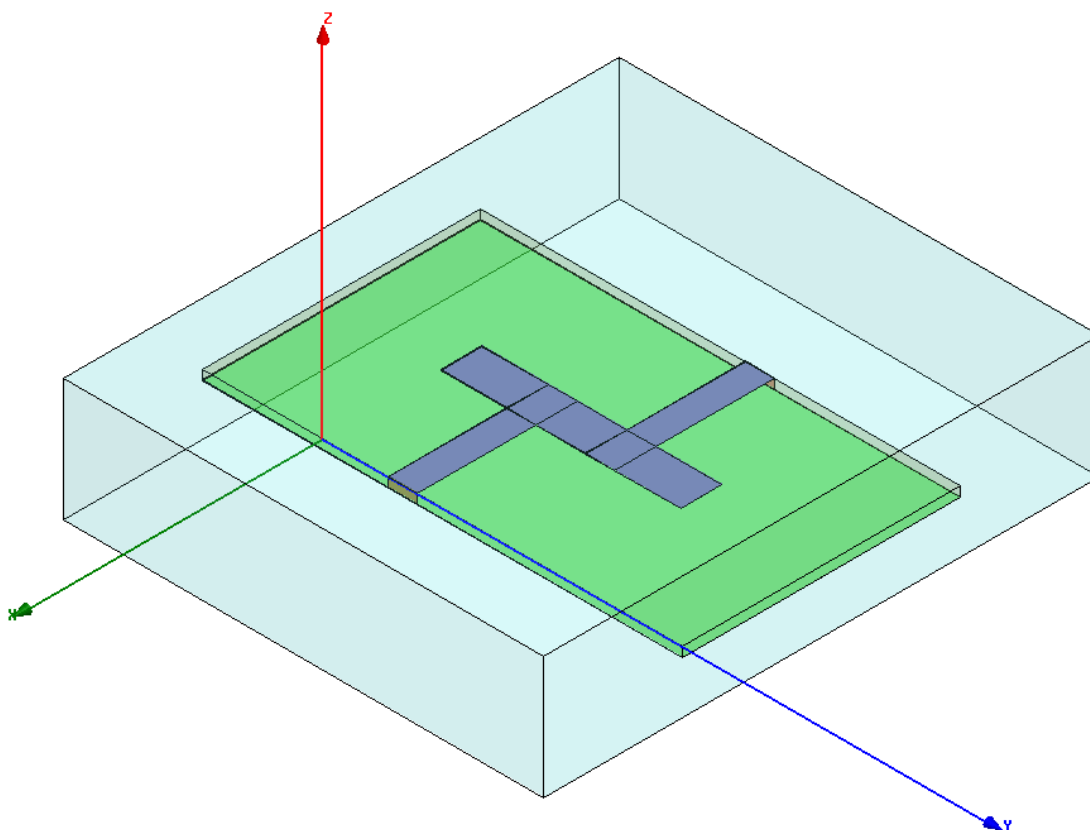


Figura 4: Estructura 3D de filtro microcinta.

5.2- APORTACION

El principal objetivo de este proyecto final fue el de implementar de manera práctica el algoritmo de mapeo espacial agresivo utilizando herramientas de uso industrial (como HFSS). Realizar esta

implementación en un ambiente estudiantil y con casos de estudio sencillos ilustra las complicaciones y limitaciones reales de un ambiente industrial, tales como el limitado número de licencias de la herramienta y la necesidad de las mismas por diferentes equipos de manera simultánea. En un ambiente profesional real, dichas licencias se tienen que compartir dado su elevado costo.

Al hacer esta implementación se tomó en cuenta esta limitante y por lo tanto se desarrollaron mecanismos para minimizar el uso de recursos. Es así como el principal aporte de esta implementación fue la creación de un controlador (driver) de HFSS que modifica una estructura predefinida sin utilizar la licencia de la interfaz gráfica de usuario, liberando así la misma para ser usada en otro proyecto.

Esta capacidad, no nativa de HFSS, de liberar la licencia de la GUI es de gran valor para un uso industrial y realmente habilita el uso de algoritmos de optimización en ambientes reales.

Se decidió exponer este controlador en el congreso latinoamericano de circuitos y sistemas organizado por la IEEE (LASCAS). De este modo se escribió un “paper” que fue aceptado y expuesto en dicho congreso en febrero de 2012.

5.3- PAPER: HFSS Automated Driver based on Non-GUI Scripting (Resumen)

Un requisito común para resolver problemas de optimización de modelado electromagnético consiste en implementar controladores numéricos que ejecutan múltiples llamadas a la herramienta comercial de simulación, como HFSS. Generalmente estas herramientas consumen una gran cantidad de recursos computacionales y requieren de licencias dedicadas. En ambientes reales, ya sean académicos o industriales, no es posible contar con licencias ilimitadas de estas herramientas ya que resultan muy costosas. Esto hace importante el uso optimizado de las mismas. Este artículo propuso una técnica que permite al usuario evitar el uso continuo de la interfaz gráfica para la alteración del diseño, como sucede al utilizar métodos de optimización.

Esta técnica consiste en editar la estructura de estudio y recolectar los resultados de la simulación desde la línea de comandos, sin abrir en ningún momento la interfaz gráfica de la herramienta. HFSS se presta especialmente para el desarrollo de este controlador ya que separa la licencia de la GUI de la del motor de simulación. De este modo, el controlador propuesto genera un ahorro considerable, computacional y económico, al habilitar el uso de HFSS con métodos avanzados de optimización.

Se utilizó el proyecto final de la clase de optimización como caso de estudio para demostrar el controlador: diseño de un filtro pasa bajas micro cinta usando técnicas de mapeo espacial con HFSS como el modelador fino y APLAC como el modelador burdo.

Se puede consultar la publicación completa (con ISBN: 978-1-4673-1208-0/12) en el apéndice C de este documento.

6- CONCLUSIONES FINALES

Las clases del área de concentración elegida, diseño en alta frecuencia, y los proyectos que éstas propusieron fueron de gran valor para mi desarrollo profesional. Además de discusiones teóricas, se compararon herramientas de uso industrial y métodos para utilizarlas, así como técnicas de diseño. Todo esto tiene un impacto directo en mi carrera profesional, ya que me desempeño como Ingeniero en Integridad de Señal / Integridad de Poder.

Se demostró la evolución de las habilidades aprendidas a lo largo del área elegida, desde los primeros cursos hasta la participación en un congreso de la IEEE. De este modo se logró profundizar en el área de diseño electrónico en alta frecuencia pasando desde el análisis de las ecuaciones de Maxwell en los primeros cursos, hasta la utilización de métodos de optimización para el diseño de circuitos y estructuras con herramientas de modelado electromagnético de uso industrial.

La presentación del trabajo realizado a partir de lo aprendido en la clase de optimización en el congreso latinoamericano en circuitos y sistemas de la IEEE (LASCAS 2012) fue de interés tanto para académicos como para profesionales de la industria electrónica. Se recibió buena retroalimentación de líderes técnicos de empresas como INTEL así como doctores en electrónica de reconocidos institutos como el INAOE de Puebla así como universidades extranjeras. Las relaciones que el congreso ayudó a construir han sido de beneficio para todas las partes, ejemplo de esto es la integración de ex estudiantes del INAOE al equipo de trabajo de INTEL.

7- BIBLIOGRAFIA

<http://www.desi.iteso.mx/erayas/>

Simulation Methods for Electronic Circuits Syllabus

High-Frequency Electronics Design Syllabus

Optimization-Based Modeling and Design of Electronic Circuits Syllabus

F. Leal-Romo, R. Moreyra-González, and J. E. Rayas-Sánchez, "HFSS automated driver based on non-GUI scripting for EM-based design of high-frequency circuits," in *IEEE Latin American Symp. Circuits and Systems* (LASCAS 2012), Playa del Carmen, Mexico, Feb. 2012, pp. 1-4. (P-ISBN: 978-1-4673-1207-3; INSPEC: 12674909; DOI: 10.1109/LASCAS.2012.6180324)

APENDICE A



ITESO
Universidad Jesuita
de Guadalajara

Proyecto Final

**Comparación del comportamiento de una vía generada en
Sonnet y CST contra su modelo circuital con elementos
concentrados**

Dr. J. E. Rayas Sánchez

**Diana Guadalupe García Yanez
Rogelio Moreyra González
Nikte Zavala Castro
May 12th**

INDICE

INTRODUCCION:	13
MARCO TEORICO.	13
MODELADO DE VIA EN CST.....	20
MODELADO EN SONNET	23
MODELO EQUIVALENTE DE UNA VIA CON PARAMETROS CONCENTRADOS	27
CONCLUSIONES.....	27
REFERENCIAS.....	28

Comparación del comportamiento de una vía generada en Sonnet y CST contra su modelo circuital con elementos concentrados

OBJETIVO:

Generar una vía en 3D haciendo uso del software Sonnet y CST para comparar su comportamiento con el modelo equivalente de una vía elaborado con elementos concentrados.

INTRODUCCION:

En el área de análisis de integridad de señales, el modelado del canal por el que viaja la señal es un reto constante en el que se tiene que elegir entre rapidez de resultados contra la precisión de los mismos. El problema de modelado se puede atacar usando diferentes métodos, aquí comparamos 2 métodos: a) modelado teórico usando elementos concentrados ("lumped") cuyos valores se calculan analíticamente y b) modelado de la estructura utilizando herramientas electromagnéticas 3D.

Los modelos concentrados al utilizar un número limitado de elementos suelen ser muy rápidos de simular aunque sacrificando un poco el ancho de banda (estos modelos pierden precisión a altas frecuencias)

Los modelos extraídos con herramientas 3D son modelos muy grandes que aunque su precisión es muy alta incluso a altas frecuencias, son modelos de gran magnitud que toman mucho tiempo simular y algunas veces pueden presentar problemas de convergencia.

En general se prefiere utilizar modelos concentrados siempre que se pueda dada su rapidez y facilidad de uso, siempre y cuando no se sacrifique demasiada precisión.

MARCO TEORICO.

Una vía es un pequeño hueco alargado que perfora un PCB que es usualmente utilizada para crear conexiones entre varios planos de una tarjeta o para conectar componentes entre sí. Esta vía consiste en Barrel, un Pad y un Antipad.

Un Barrel es un material conductor que llena el hueco permitiendo una conexión eléctrica entre los planos. Un pad es usado para conectar el barrel a los componentes o traces y el Antipad es un hueco

que genera el espacio necesario entre el pad y el metal sobre los planos en los cuales no se necesita una conexión.

El tipo de via mas común es llamado **through-hole (hueco a través de)** porque su elaboración consiste en barrenar un hueco a través de la tarjeta, relleno de soldadura y con las conexiones apropiadas en cada layer correspondiente. Otro tipo de via un poco menos común es usada principalmente en módulos multichip (MCM's) y PCB de alto nivel de diseño, que están **Blind** y **buried** y son conocidas como Micro-vias.

En la figura 1 se muestra una via de diseño típico (through-hole) y su circuito equivalente. En esta figura se aprecia la conexión de los layers 1 con 2 a través del Barrel y la no conexión con el layer 3.

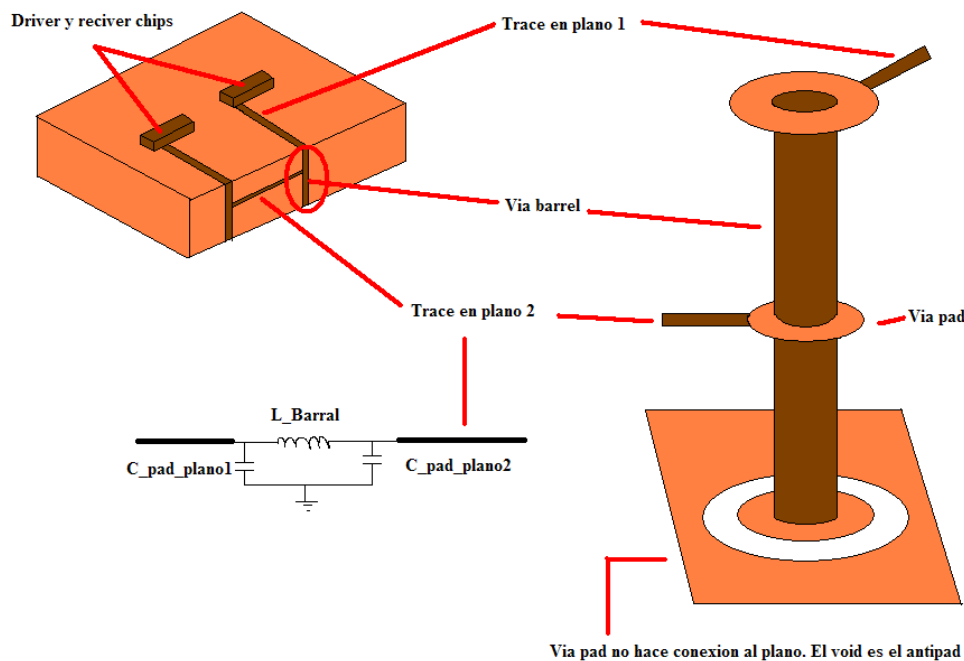


FIGURA 1

Una via **Blind** y **buried** tienen un proceso de construcción diferente.

Buried via - una capa interna se conecta a otra capa interna sin penetrar en la superficie. **Blind via** - conecta la capa superficial de un PCB de una capa interna sin tener que pasar todo el camino hacia la capa superficial.

Es de destacar que el modelo equivalente de una via through-hole es una red pi. Los capacitores representan la capacitancia del pad sobre los layer s 1 y 2. La serie de inductancias representan el Barrel. Las vías, debido a que son elementos muy pequeños, pueden ser modeladas con elementos concentrados aunque cuando el retardo de propagación de la via sea mayor a 1/10 del edge rate, asumir este tipo de modelo no será tan valido. El efecto principal de la capacitancia de la via es el retardo que provoca en el edge rate de la señal, especialmente después de varias transiciones. La cantidad que el edge rate de la señal será mostrado puede ser estimada examinando la degradación de la señal transmitida a través de la carga capacitiva. Además, si varias vías son colocadas en proximidad una a la otra, la impedancia característica disminuirá.

Cpad y Lbarrel

$$C_{via} = \frac{1.41 \epsilon_r D_1 T}{D_2 - D_1} \text{ picofarads}$$

D2 = Diámetro de antipad

D1 = Diámetro de via pad

T = Espesor de la PCB

Er = Constante relativa de el dieléctrico.

C via mas común es de 0.3pF

La inductancia de las vías es usualmente más importante que la capacitancia para diseños digitales. Las vías agregaran una pequeña cantidad de series de inductancias al sistema, los cuales degradaran la integridad de la señal y decrementara el efecto del acoplamiento de los capacitores. La inductancia de la via es modelada por series de inductores

$$L \approx 5.08h \left[\ln \left(\frac{4h}{d} \right) + 1 \right]$$

h = largo de la via

d = diámetro del Barrel un pulgadas

Esta fórmula de L es una aproximación bruta que pasa por alto la posición de la trayectoria de corriente de retorno, esta es una simplificación que el autor lamenta de no hacer clara en el libro. Se asume crudamente que el camino de retorno de la vía es de aproximadamente coaxial y situado a una distancia $s = 2eh$, donde e es la base utilizada para los logaritmos naturales. Cuando la inductancia que realmente importa, una aproximación más exacta que se necesita.

Para ver cómo la fórmula anterior se derivó, se sustituye el diámetro d, e incorporar el factor aditivo de 1 dentro del logaritmo como un factor multiplicativo de e:

$$L_{\gamma} = 5.08 \cdot h \cdot \ln \frac{2eh}{r}$$

La inductancia es calculada para esta configuración asumiendo una corriente de 1 Amp pasando a través de la vía y la misma corriente de 1 Amp regresando sobre el plano de referencia. De este patrón de corrientes se calcula el campo magnético en todos los puntos dentro de la cavidad del stripline (entre planos).

Este campo magnético conocido se integra, en la región entre las vías, el flujo magnético total que penetra la superficie plana en 2-D en posición vertical (como una cortina) y se extiende desde una vía a la otra, cubriendo toda la cavidad del stripline desde top a bottom. El flujo total que penetra la superficie 2-D es igual a la inductancia. El procedimiento suena laborioso, pero así es como se hacen los cálculos de la inductancia.

Paso 1: Las líneas de fuerza magnética debida a la señal de corriente forma un conjunto de círculos concéntricos centrados en la vía de la señal. La intensidad del campo es constante en la dirección del eje z (paralelo a la vía). El campo se cae $1/x$ con respecto a como se aleja de la vía, con una intensidad de

$$B_1(x) = \frac{\mu}{2\pi x}$$

Donde, $\mu = 4\pi \cdot 10^{-7}$ H/m es la permeabilidad magnética del espacio libre, y x es la distancia radial en metros de la vía.

Paso 2: Las líneas de fuerza magnética debido a la corriente de retorno tienen el mismo perfil, pero centrada en la posición s de la conexión de retorno de corriente

$$B_2(x) = \frac{\mu}{2\pi(x-s)}$$

Paso 3: Se integra el campo magnético entre las dos vías. Este paso supone que la señal y retorno de vías están lo suficientemente lejos que la existencia de cada vía no perturba notablemente el campo magnético de la otra.

La disposición simétrica de las vías sugiere que la señal y retorno de vías contribuye la misma cantidad de flujo - por lo tanto sólo podemos calcular el flujo de la señal de la vía y doblarla para conseguir el resultado.

Esta es una integración de dos dimensiones. La primera integración (dx) va horizontalmente a través de la cortina entre las dos vías. La segunda integración es vertical desde bottom a top (z = 0 y z = h). Puesto que el campo es constante en la dimensión z esta segunda integración simplemente multiplica el primer resultado por un factor de h.

$$L_1 = 2 \int_0^h \int_r^s B_1(x) dx dz = 2h \int_r^s \frac{\mu}{2\pi x} dx$$

Como integrar en esta expresión implica 1 / x, el resultado integral implica logaritmos. La inductancia representada por la combinación de una señal de una vía y un retorno de vía a una distancia s es igual a:

$$L_1 = \frac{\mu}{2\pi} 2h \cdot \ln \frac{s}{r}$$

En unidades MKS (h, s, y r en metros, L en Henrios) , la constante $\mu/2\pi$ se resuelve a $2 \cdot 10^{-7}$ H/m (asumiendo un dieléctrico no magnético). En unidades Ingles, (h, s, y r en inches, L en nH) la constante $\mu/2\pi$ es igual a 5.08 nH/in.

s – separación entre vías, centro a centro

h - separación entre planos de referencia

r – radio del agujero de la vía

Parámetros S o parámetros de Dispersión:

Parámetros de dispersión o parámetros-S son propiedades usadas en [ingeniería eléctrica](#), [ingeniería electrónica](#), e ingeniería de [sistemas de comunicación](#) y se utilizan para describir el comportamiento eléctrico de [redes eléctricas lineales](#) cuando se someten a varios [estímulos](#) de régimen permanente por pequeñas señales. Son miembros de una familia de parámetros similares usados en ingeniería electrónica, siendo otros ejemplos: Parámetros Y, Z H y T. A pesar de ser aplicables a cualquier [frecuencia](#), los parámetros-S son usados principalmente para redes que operan en radiofrecuencia ([RF](#)) y frecuencias de [microondas](#), ya que representan parámetros que son de utilidad particular en RF.

Blind-via capacitance (LaMeres)

Drilled hole dia., mil	Clearance dia., mil	Pad dia., mil	Via length, mil	Via capacitance C_V pF	Via inductance L_V pH
18	46	20	44	0.23	305
18	46	30	44	0.31	305
18	46	40	44	0.46	305
12	36	20	44	0.21	365
12	36	30	44	0.31	365
12	36	40	44	0.46	365
8	28	20	44	0.19	440
8	28	30	44	0.30	440
8	28	40	44	0.46	440

PARAMETROS TIPICOS

El espesor típico de Dieléctrico está entre 3 y 10 mils. El espesor del dieléctrico depende del número de layers del PCB. El dieléctrico más usado o típico es el FR4.

Tabla 1. Reglas de Diseño típicas

Feature (inches)	Conventional	Advanced	Leading Edge	State of the Art
Contact Pad Diameter	0.012	0.012	0.006	0.0055
Trace Width	0.005	0.004	0.003	0.002
Space Width	0.005	0.004	0.003	0.002
Mechanical Drill Via Diameter	0.016	0.014	0.010	0.008
Drill Capture Pad	0.026	0.020	0.018	0.014
Microvia Diameter	N/A	0.006	0.004	0.0035
Microvia Capture Pad	N/A	0.012	0.010	0.008
Availability	Most	~65%	~35%	~5%

Notas:

1. Cobre: 1 oz, electrodeposited, 10 mil width, 50 Ohms, strip-line
2. FR4 constante dielectrica: 4.50, loss tangent 0.025, height 28 mils

Tabla 2. Parametros de las Vias

Via Dia	10			12			15			25		
Pad Dia	22			24			27			37		
Anti-Pad Dia	30			32			35			45		
	R	L	C	R	L	C	R	L	C	R	L	C
Length: 60 Planes: 5	1.55	0.78	0.48	1.25	0.74	0.53	0.97	0.68	0.60	0.57	0.53	0.83
Length: 90 Planes: 7	2.3	1.33	0.66	1.88	1.24	0.69	1.45	1.15	0.78	0.85	0.92	1.08

Notas:

1. R en m , L en nH, C en pF
2. Las dimensiones están en mils.

MODELADO DE VIA EN CST

Características de modelado de via en 3D:

Ubicaremos en un PCB la via generada en este proyecto del lado del Buffer.

Las dimensiones de esta via generada se basaron en algunos ejemplos y medidas de PCB reales siendo estos modificados en un porcentaje ya que este proyecto es con un fin didáctico.

Radio:

- Void = 10.9
- Pad = 7.87mil
- Drill = 3.97 mil
- Largo = 50.81 mil
-

Propiedades de Material:

Planos: PEC (Perfect Electric Conductor)

- De esta manera ahorramos tiempo en simulación sin desviarnos de los resultados en la realidad.

Signal via y ground via: Lossy metal

- Para que el viaje de nuestra señal por la via sea lo más cercano a la realidad.

Dieléctrico: FR4, como dieléctrico más comúnmente usado en la industria.

* Type: Normal

* $\epsilon_p = 4$,

* $\mu = 1$

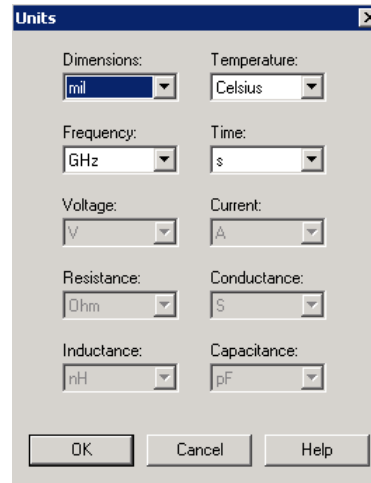
* El. Tand = 0.022 at 5Ghz.

Transición: Top a Bottom

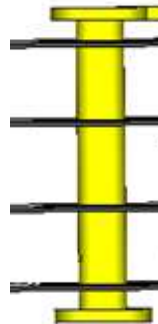
Procedimiento:

De una manera muy general, ya que el procedimiento para el modelado de una via a detalle en la herramienta no es parte de este proyecto, se describe como se genero la via en CST Microwave Studio.

1. Antes de iniciar la generación de la via es importante seleccionar las unidades en las que vamos a trabajar. En este caso, las medidas de una via se manejaron en mils. Con respecto a la Frecuencia se definieron Ghz como la forma de lectura de los resultados, en este caso fueron los parámetros S21 y S11, Tiempo en segundos y Temperatura en grados Celcius.



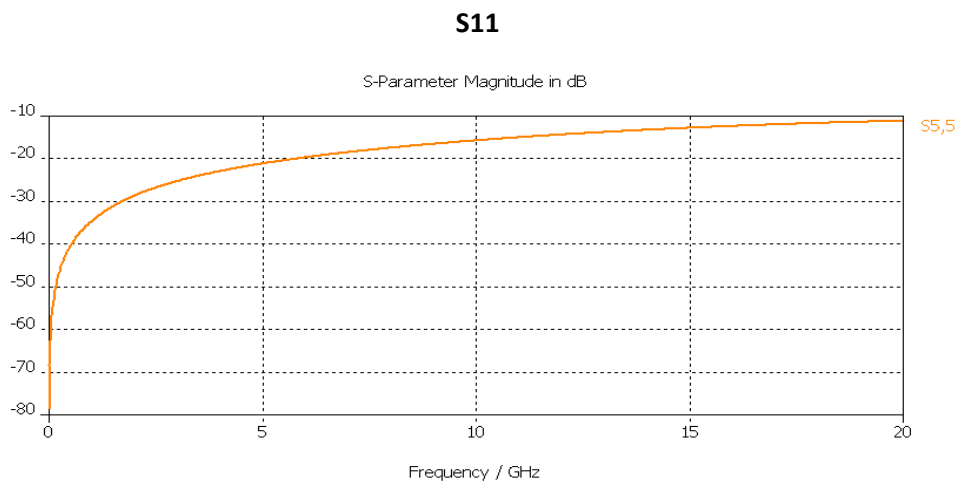
2. Se generan los planos de Tierra y se ubican en ellos el antipad de la via (Se genera un pad con el diámetro necesario al nivel del plano y después se subtrae de este, quedando el hueco al que definimos como antipad).
3. Proseguimos a generar el Barrel de la via usando la opción del cilindro. Este lo ubicamos en el centro de nuestro plano y una vez que se genero, se posiciono en el centro del antipad.
4. Como mencionamos en las características de la via, esta se definió desde Top hasta Bottom por lo que en esos planos se posicionaron los pads después de ser generados a través de usar de nuevo la opción de cilindro en CST.
5. Debido al tamaño del antipad, se necesito generar un trozo de routing (Trozo de conductor del mismo material de la via por donde viaja la señal) del mismo espesor que el pad y con el largo necesario para poder definir los puertos al plano de tierra.



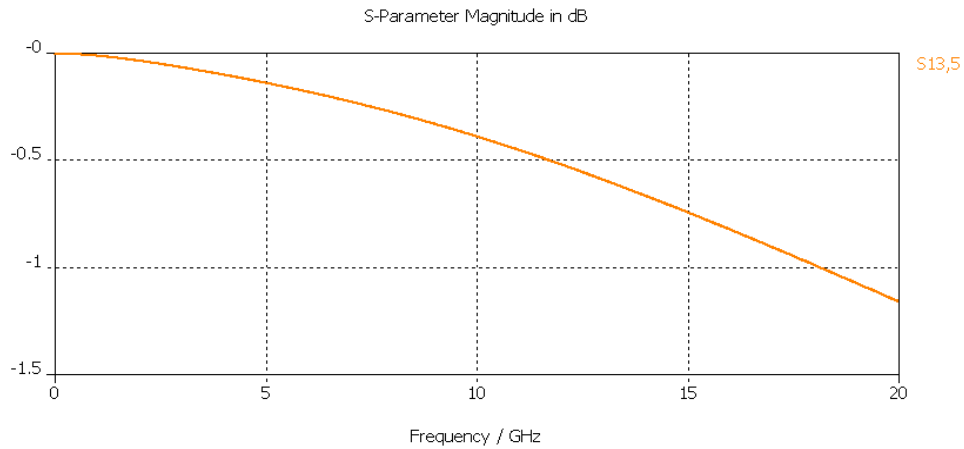
6. Se definieron los puertos de forma vertical hacia el plano.
7. Creamos un cubo cubriendo toda la estructura y lo definimos como nuestro dieléctrico.

8. Seguimos con la definición del Rango de Frecuencia de 0 a 20 Ghz, con la intención de saber si a altas frecuencia presenta algún comportamiento extraño.
9. Después se definió que las ondas electromagnéticas viajaran libremente en todas las coordenadas, es decir colocamos OPEN en nuestras condiciones de frontera.
10. En Las propiedades del material dejamos un tipo normal y dejamos un pequeño espacio en la dirección de Z arriba y debajo de la estructura debido a que en top y Bottom donde tenemos definidos nuestros puertos.
11. Ahora definimos el número de celdas en las cuales se definirá la estructura. Debemos considerar que a mayor numero de celdas mayor tiempo en simulación pero necesitamos tener un número considerable para que los puertos sean distinguidos en la estructura. En este casa e definieron
12. Mandamos simular nuestra estructura definiendo un tiempo -60dB como límite para que nuestra estructura termine de simular cada puerto y se establezca la energía del pulso gaussiano inyectado (CST manda por default este pulso aunque no es la única forma de onda que se puede usar aunque si la mas practica en esta ocasión).
13. Tiempo en simulación: 16hrs.

Resultados en CST



S21



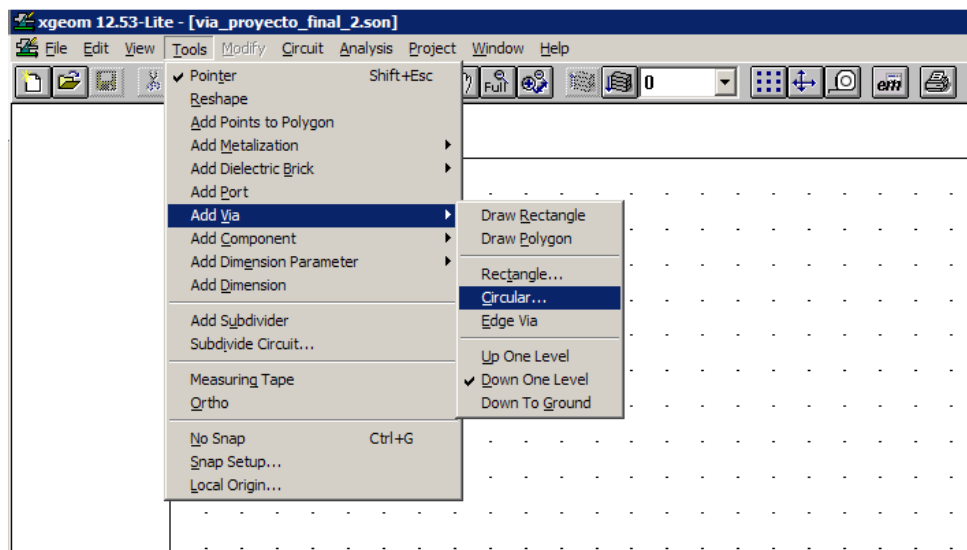
Perdidas:

~ -0.175dB a 5Ghz

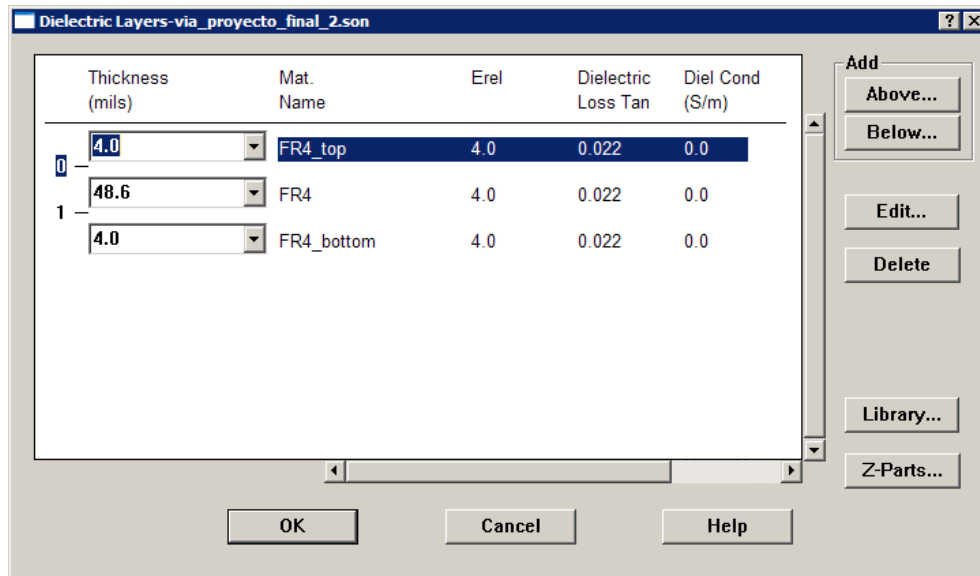
~ -0.80dB a 15Ghz

MODELADO EN SONNET

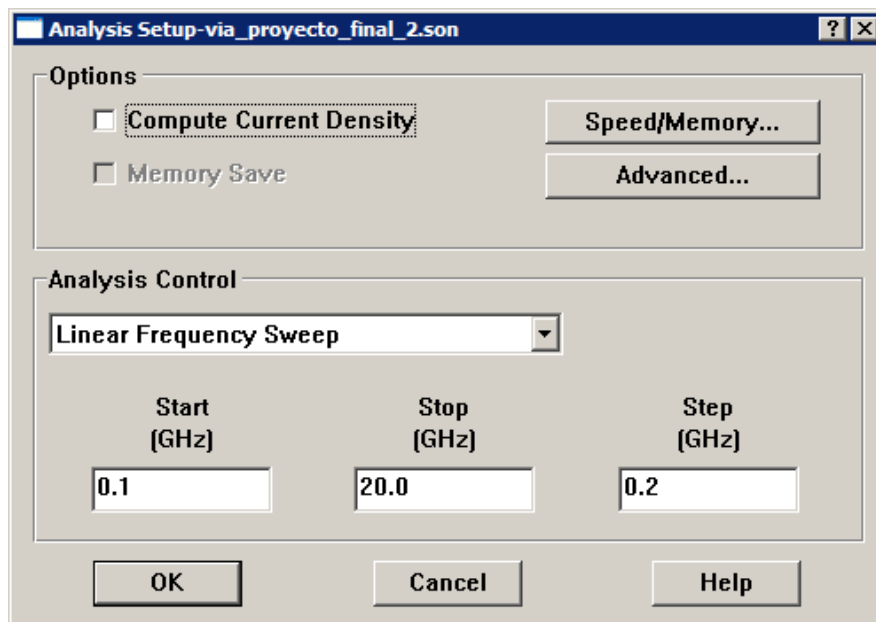
Sonnet cuenta con funciones automáticas para generar vías que conectan diferentes niveles conexiones. Se utilizó esta funcionalidad automática más el trazado de círculos para modelar los “pads” y rectángulos para modelar los pequeños segmentos conectados a la vía.



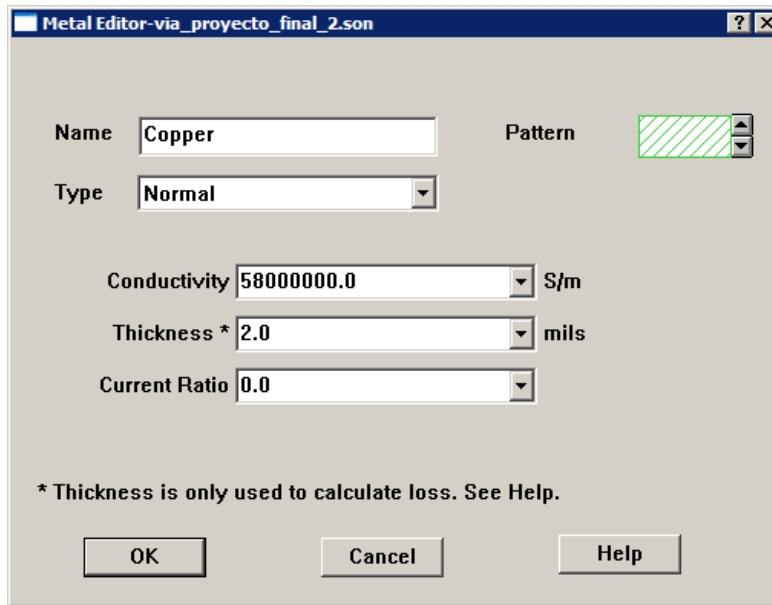
Se incluyeron tres layers de dieléctrico, utilizando el top y bottom plane como planos de referencia.



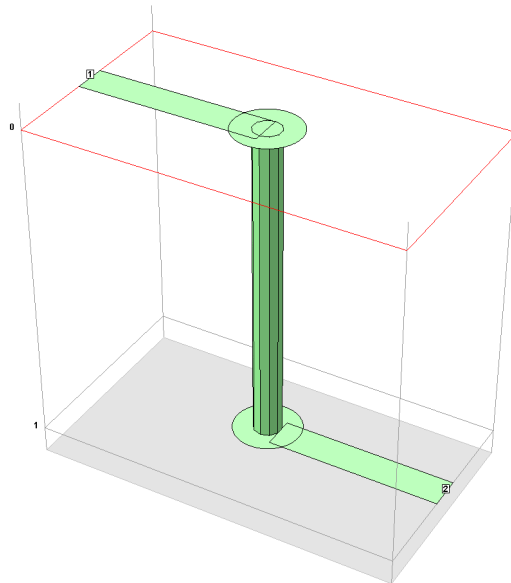
Se utilizó un barrido lineal de frecuencias para incluir así 100 puntos en el archivo de salida de parámetros S (touchstone)



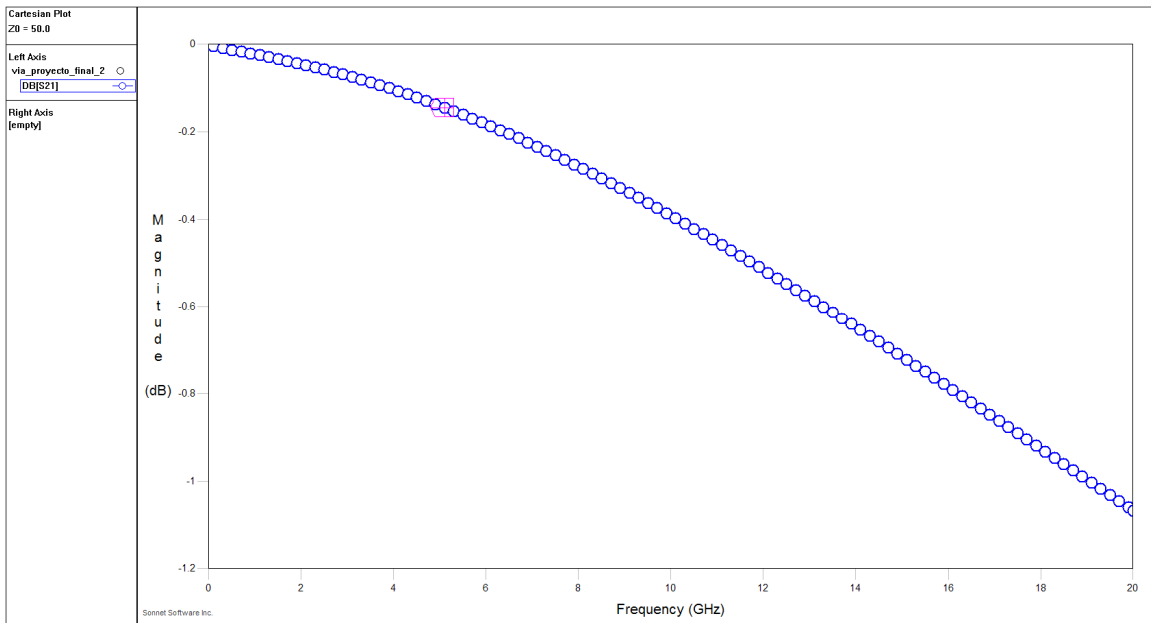
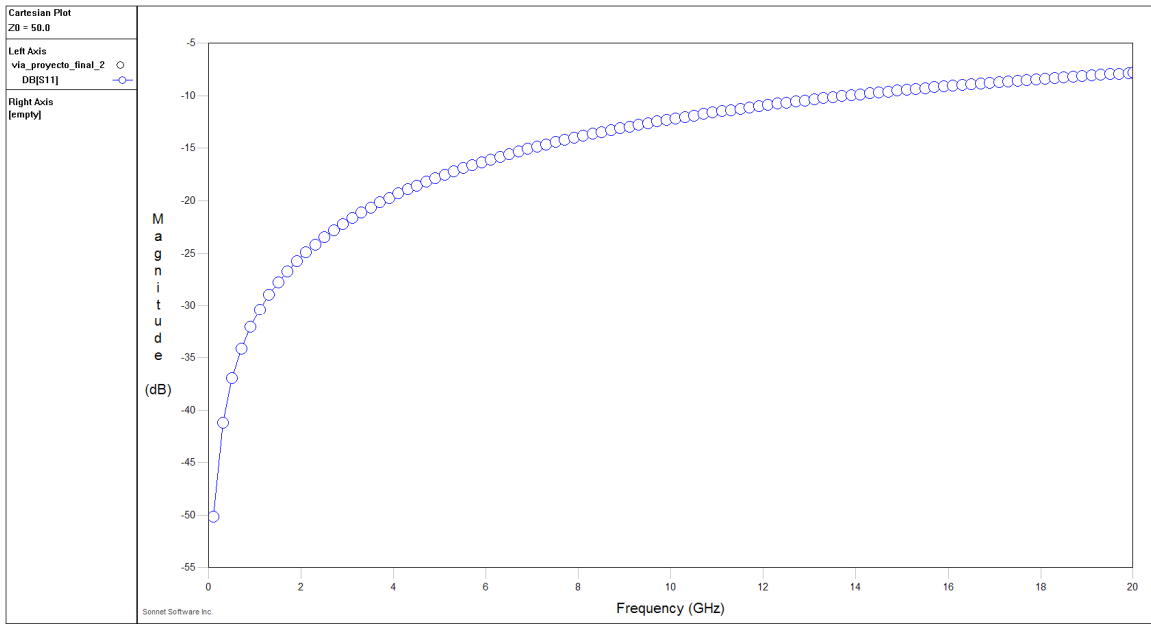
Se utilizó cobre como material para los trazos de metal y las vias:



Se incluyeron pequeños segmentos de trazos conectados a la estructura vertical conectando ahí los puertos. Los planos de “top” y “bottom” se utilizaron como referencia para estos trazos.



Resultados de Sonnet:



Perdidas a 5.1GHz: -0.145 dB

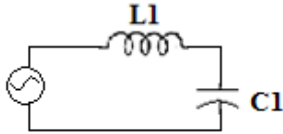
Perdidas a 15.1 GHz: -0.722 dB

MODELO EQUIVALENTE DE UNA VIA CON PARAMETROS CONCENTRADOS

Usando las formulas ya descritas anteriormente obtenemos los valores para C y L

$$L = 5.08h * \ln(s/r) = 5.08 * .050812 * [\ln(55.10/.00397)] = 0.679\text{nH}$$

$$C = 0.222 \text{ pF}$$

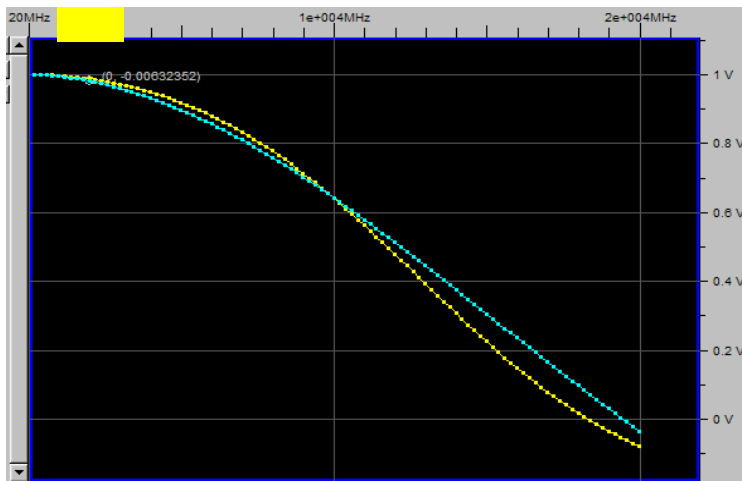


Valores:

$$L1_VIA = 0.679\text{nH}$$

$$C1_VIA = 0.222\text{pF}$$

Comparación entre la via hecha con elementos concentrados y la via 3D generada en CST



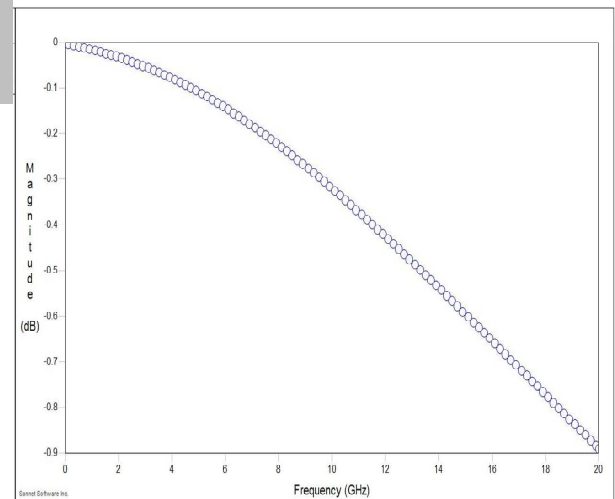
Lumped via

Vout at 2Ghz = 0.988V

3D via case 1

Vout at 2Ghz = 0.981V

$\Delta V = 7\text{mV}$



Via simulada en Sonnet

Parametros iguales de la via anterior.

CONCLUSIONES

- El modelo analítico con elementos concentrados hace un muy buen trabajo de representación de una via sin-stubs.
- Hasta muy altas frecuencias empieza a divergir del modelo preciso de 3D pero no con gran diferencia.
- Un modelo sencillo hecho en Sonnet Lite es muy cercano al modelo complejo de CST
- Lumped como una sencilla y rápida aproximación a la realidad

REFERENCIAS

- CST 2009 help
- Howard Johnson and Signal Consulting 2002
- http://www.sigcon.com/Pubs/news/6_04.htm
- “Non-Ideal Interconnect Phenomena”, Stephen Hall, 8 de Octubre 2008, Bus Design Bootcamp.
- “Analog, RF and EMC Considerations in Printed Wiring Board (PWB) Design”, James Colotti, Telephonics - Command Systems Division, 2002.
- Via Inductance, HIGH-SPEED DIGITAL DESIGN - online newsletter - Vol. 6 Issue 4, http://www.sigcon.com/Pubs/news/6_04.htm

APENDICE B



UNIVERSIDAD JESUITA DE GUADALAJARA

Departamento de Electronica, Sistemas e Informatica
Optimization-Based Modeling and Design of Electronic Circuits

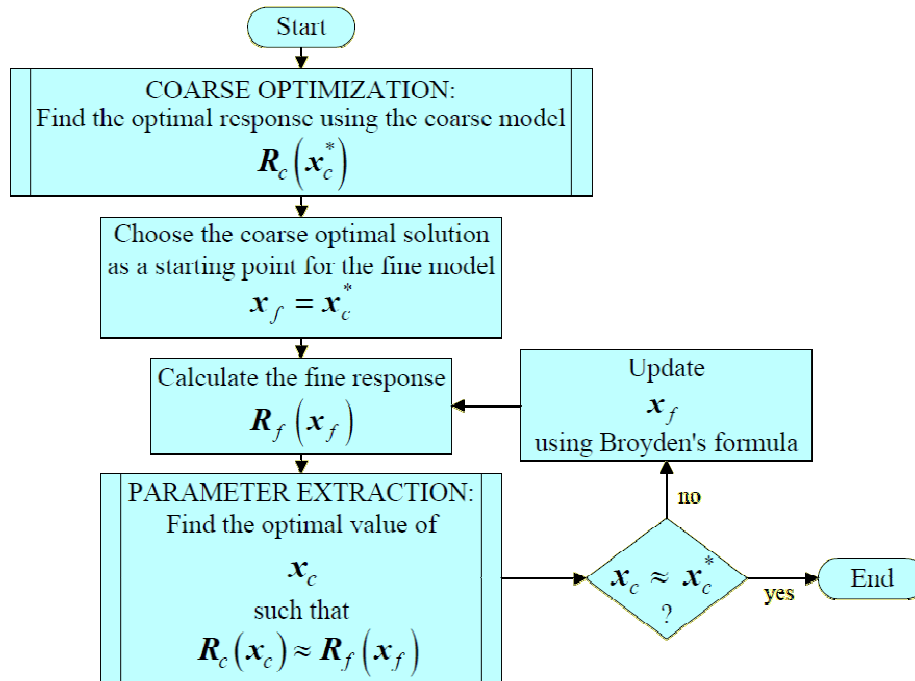
uStrip Low Pass Filter Design Using Space Mapping

Felipe Leal
Rogelio Moreyra

17/Mayo/2011

Space Mapping Background

This project applied the Aggressive Space Mapping (ASM) algorithm as described in “Space Mapping Optimization for Engineering Design: A Tutorial Presentation” by J.E. Rayas Sánchez (1999)
Space Mapping Flow [1]



The flow is described in the following steps:

1. Initialize $x_f^1 = x_c^*$, $B^1 = 1$, $j = 1$. x_c^* (our coarse model is an APLAC model)
2. Evaluate $R_f(x_f^1)$
3. Extract x_c^1 such that $R(x_c^1) \approx R_f(x_f^1)$
4. Evaluate $f^1 = x_c^1 - x_c^*$ and stop if $|f| < \text{tolerance}$
5. Solve $B^j h^j = -f^j$ for h^j
6. Set $x_f^{(j+1)} = x_f^j + h^j$
7. Evaluate $R_f(x_f^{(j+1)})$
8. Extract $x_c^{(j+1)}$ such that $R_c(x_c^{(j+1)}) \approx R_f(x_f^{(j+1)})$
9. Evaluate $f^{(j+1)} = x_c^{(j+1)} - x_c^*$ and stop if $|f| < \text{tolerance}$
10. Update $B^{(j+1)} = B^j + [f^{(j+1)} h^{(j)T}] / [h^{(j)T} h^j]$
11. Set $j = j + 1$; go to step 4

Tools Used:

HFSS: a 3D model of the filter structure was built using Ansoft HFSS including real material properties. This model is used as the “fine” model.

APLAC: A simpler circuit model is built using APLAC. This model is used as the coarse model as APLAC simulations take seconds to complete and are a good approximation to a real 3D model behavior.

Matlab: Powerful mathematic Language

Perl: Language to generate text scripting

Scripts Generated:

hfss_space_map_3.m: Main file containing the “space mapping” algorithm. Within this file all tools and utility scripts are invoked.

uStrip_LPF_HFSS2_SETUP3.pl: Utility script written in perl language, that writes the HFSS input file. This script is modified on every iteration to reflect updates on the fine model input variable “ x_f ”. The file generated is named

“uStrip_LPF_HFSS3.hfss”, which later solved by HFSS. Perl language was chosen for this task since instead of MatLab because of its higher file handling capabilities: it takes several minutes for Matlab to generate HFSS input file VS negligible time with Pearl.

hfss_to_matlab_3.pl: This utility scripts (also written in perl language) takes HFSS output and converts it to a format readable to MatLab. Since HFSS outputs a series of output files it is necessary script to evaluate the correct file to read and convert to CSV format for matlab to read.

MAIN MatLab Code and Description

```

Freq300=[1000.000000; %-- Freq300 is a 300 frequency points vector for model
33445812.709030; %-- interpolation to ensure Aplac and HFSS response
... %-- compatibility.
9933110374.581940;
9966555187.290970;
10000000000.000000];
x0=[3.5; %-- x0 is the starting point.
5.6;
4.2];
B=eye(max(size(x0))); %-- B, f and h: Broyden type variables to update xf on f=0;
h=[ 0; %-- every iteration.
0;
0];
xtolerance = 0.5; %-- tolerance in mm for filter geometries. If f<tolerance
xc=999; %-- algorithm stops.
%--- Aplac Optimization --

%-- MatLab's Nelder-Mead method (fminsearch) is used to optimize the coarse model

options = optimset('MaxFunEvals',10000,'MaxIter',500,'TolX',0.01);
[xc_star, FunVall, EF1, output1]=fminsearch('ObjFunc_uStripLPF',x0,options);

xf = xc_star;

%--- Utility call to write Xf for HFSS to grab.
system(['perl uStrip_LPF_HFSS2_SETUP3.pl ' num2str(xf(1),4), ' ',
num2str(xf(2),4), ' ', num2str(xf(3),4)]);
iteracion=0;
f_history=[0 0 0];

%-- Space Mapping starts here.
while( max(abs(xc - xc_star))> xtolerance)

%-- Run HFSS to calculate fine response --> Rf(xf)
! "C:\Program Files\Ansoft\HFSS12\hfss.exe" -Local -batchsolve -WaitForLicense -ng
-LogFile C:\Metodos_Optimizacion\proyecto_final\my_hfss.log
C:\Metodos_Optimizacion\proyecto_final\uStrip_LPF_HFSS3.hfss
disp('\n FINISHED running HFSS ');

%-- This lines verify if HSFSS actually completed successfully (are results there?)
s = system('dir uStrip_LPF_HFSS3*results');
if(~s)
temp=iteracion;
temp2=iteracion(max(size(iteracion))+1);
iteracion=[temp;
temp2];
cd C:\Metodos_Optimizacion\proyecto_final\uStrip_LPF_HFSS3.hfssresults\HFSSDesign1.results
!copy ..\..\hfss_to_matlab_3.pl .

%-- Call HFSS to MatLab converter and load HFSS results → Rf
!perl hfss_to_matlab_3.pl hfss_response.csv
hfss_response = load('hfss_response.csv');

cd C:\Metodos_Optimizacion\proyecto_final\

%-- It is necessary to delete previous HFSS results
!del /Q /F uStrip_LPF_HFSS3.hfssresults.backup

```

```

!RD /S /Q uStrip_LPF_HFSS3.hfssresults.backup
!ren uStrip_LPF_HFSS3.hfssresults uStrip_LPF_HFSS3.hfssresults.backup

!del /Q /F uStrip_LPF_HFSS3.hfssresults
!RD /S /Q uStrip_LPF_HFSS3.hfssresults

Rf_freq = hfss_response(:,1);
S21_real = hfss_response(:,4);
S21_imag = hfss_response(:,5);
Rf_mag = sqrt( S21_real.^2 + S21_imag.^2 );

Rf = interp1(Rf_freq,Rf_mag,Freq300,'cubic');
plot(Freq300,Rf);

%-- Extract xc so that Rc ~= Rf using fminsearch.

Aplac_to_HFSS_PE_OF = @(x) Aplac_to_HFSS_ERROR(Rf, x);

options = optimset('MaxFunEvals',10000,'MaxIter',500,'TolX',0.01);
xc = fminsearch(Aplac_to_HFSS_PE_OF, xf, options);

%-- Broyden type variables update

f = xc - xc_star;

B = B + (f*h')/((h'*h)+1e-6);

h= -B\f;

xf = xf + h;

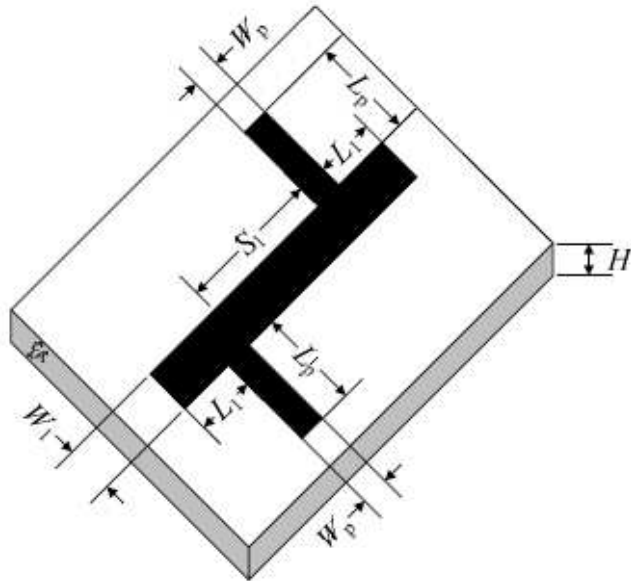
%-- Utility call to write Xf for HFSS to grab.
system(['perl uStrip_LPF_HFSS2_SETUP3.pl ' num2str(xf(1),4), ' ',
num2str(xf(2),4), ' ', num2str(xf(3),4)]);

%-- The following is used to monitor execution.
temp = f_history;
f_history = [temp;
            f'];
plot(iteracion,f_history);
end;
end;

```

Coarse Model Implementation

To probe ASM concept we based this exercise from a previous assignment it was given to us during the course [2]; since it was an easier way to obtain a good equivalent model which described the behavior of the circuit as a coarse model. The model was implemented in APLAC simulator and it consisted of a microstrip low-pass filter with input-output 50-Ω. The microstrip lines have a length $L_p = 10$ mm and a width $W_p = 2.45$ mm. These lines are symmetrically separated by a distance S_l with a microstrip line whose width is W_l . The separating microstrip line is terminated at both ends by an open stub whose length is L_l .



The microstrip structure is on a substrate with thickness $H = 0.794$ mm and relative dielectric constant $\epsilon_r = 2.2$.

Losses in metals and dielectrics are neglected. Metal thickness is also neglected.

An initial design is proposed with the following dimensions:

$$W_1 = 3.5 \text{ mm}$$

$$L_1 = 5.6 \text{ mm}$$

$$S_1 = 4.2 \text{ mm}$$

An implementation in APLAC of this initial design is illustrated below:

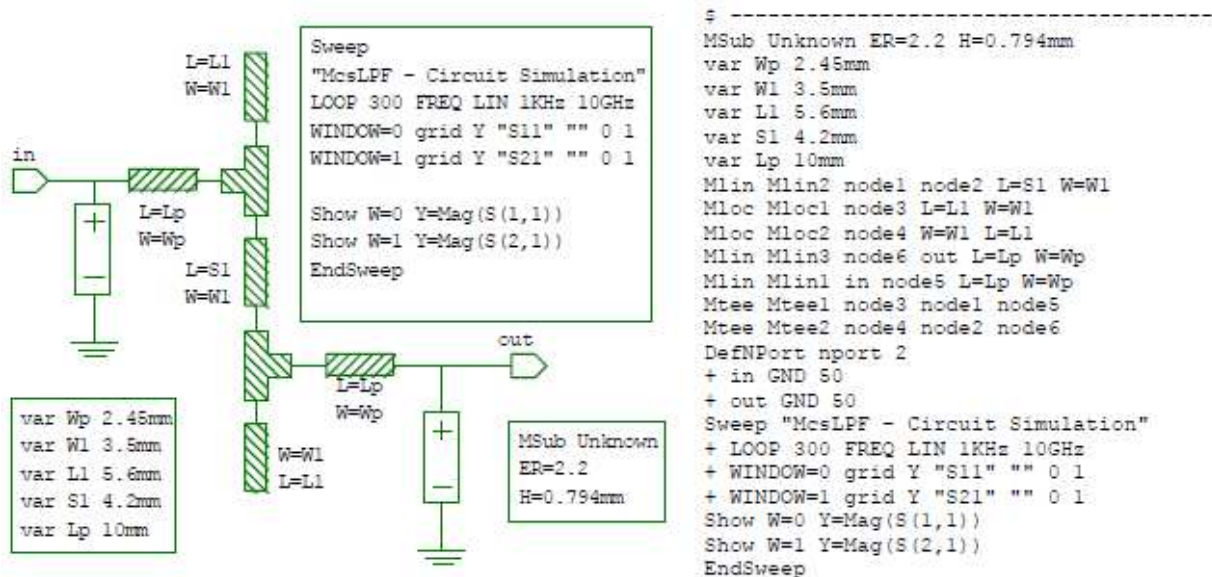


Fig1: Microstrip low pass filter implemented in APLAC

The response of this filter is shown in Fig2:

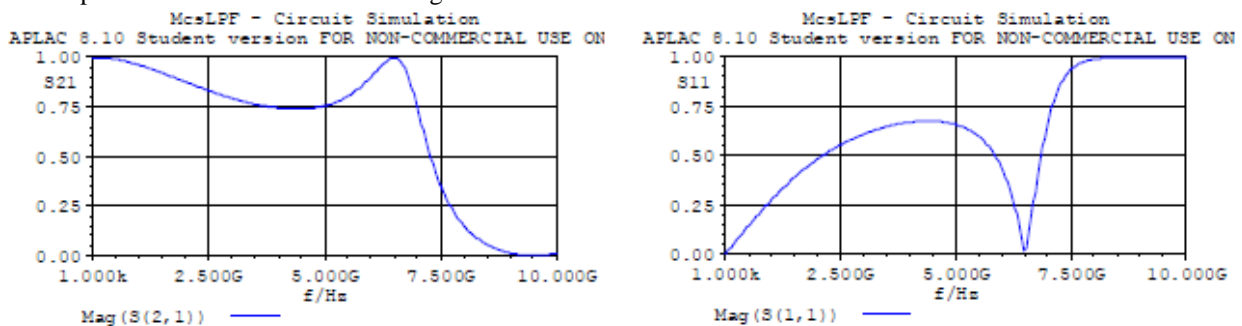


Fig2: Low Pass Filter Transmission coefficient S21

And the optimization problem is formulated to meet the following specifications:

$$|S_{21}| > 0.9 \text{ for } 0.5 \text{ GHz} \leq f \leq 5 \text{ GHz}$$

$$|S_{21}| < 0.1 \text{ for } 8 \text{ GHz} \leq f \leq 10 \text{ GHz}$$

Use as optimization variables the following parameters $x = [W_l L_l S_l]^T$, keeping fixed the following preassigned parameters $z = [W_p L_p H \epsilon_r]^T$.

HFSS Environment Setup and Optimization Results

High Frequency Structure Simulator (HFSS) is a 3D full wave solver capable of handling complex electromagnetic and RF structures. This software uses the Finite Element Method (FEM) as a primary engine to solve Maxwell's equation. Because of this solution method; HFSS usually requires lots of resources and sometimes it can be a consuming task that takes much time to be solved. For this reason HFSS became a candidate to probe Aggressive Space Mapping techniques can alleviate the time a task to solve a structure and find an optimal solution.

First of all a microstrip low pass filter was chosen as a case of fine model to probe this concept, dimensions of this structure are shown on Fig3

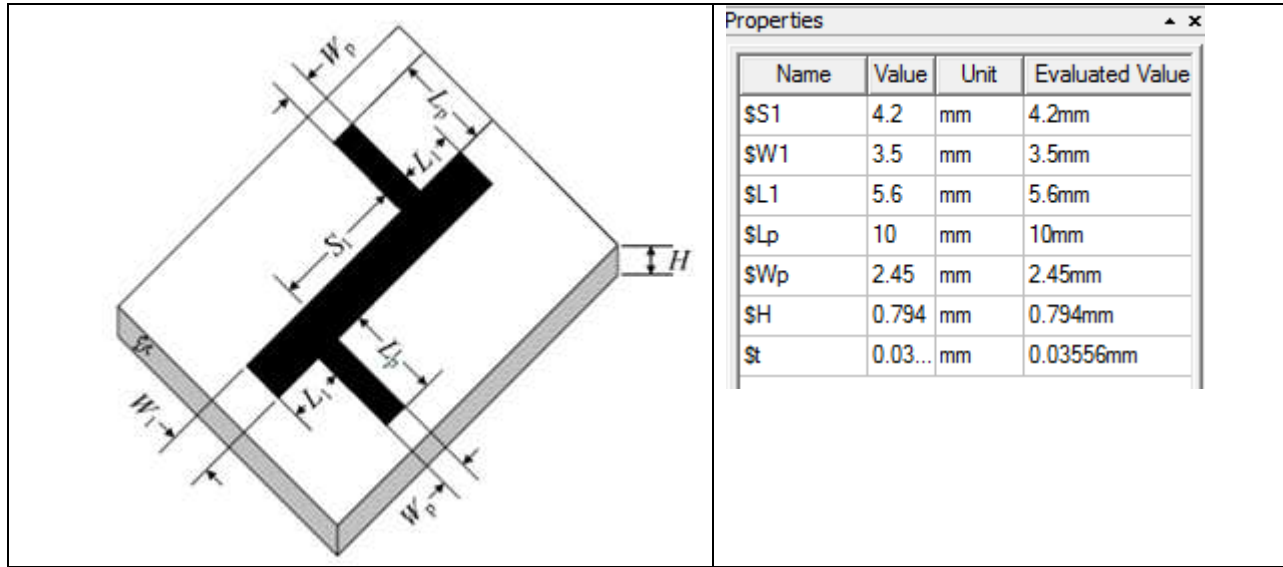


Fig3: Microstrip Low Pass Filter Dimensions

With the following list of materials implemented in HFSS (Table1)

TABLE 1

Material	Relative Permittivity	Relative Permeability	Bulk Conductivity S/m
Air	1.0006	1.0000004	0
Copper	1	0.999991	5.8e+7
Substrate	2.2	1	0

The 3D structure is shown in Fig4.

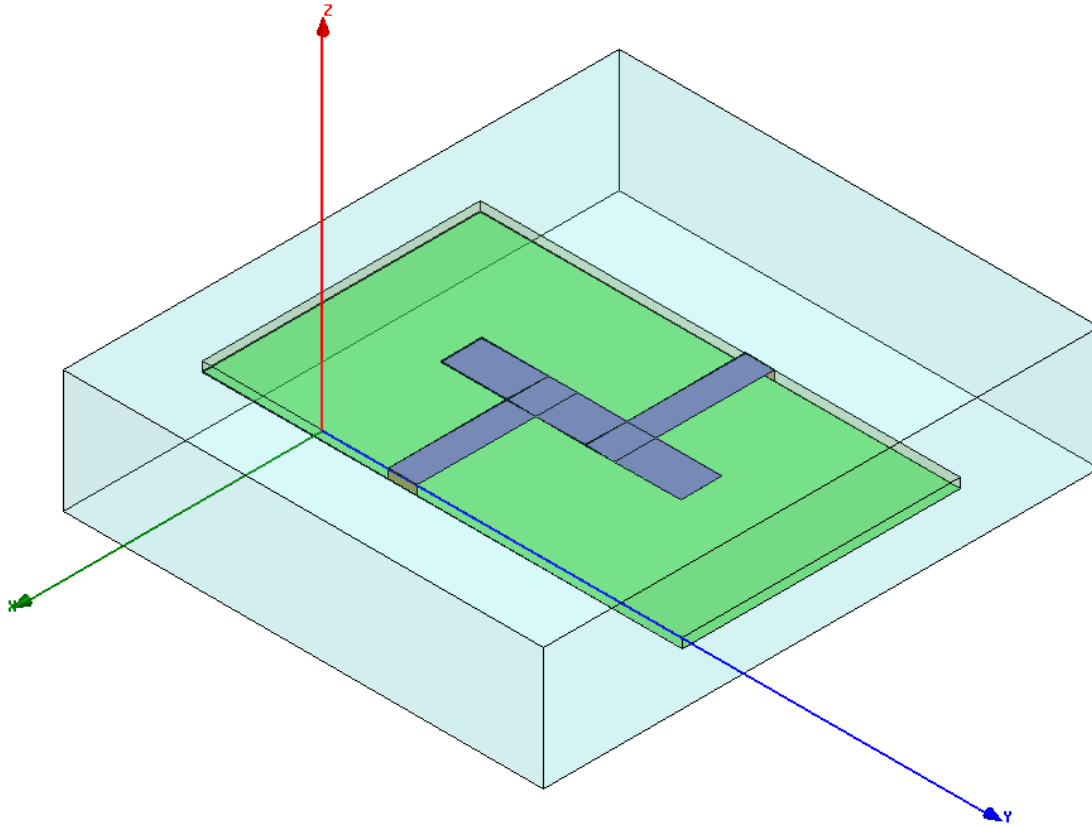


Fig4: 3D microstrip structure implemented in HFSS

As it is observed in Fig.4 the boundary box is at least 4 times taller than the width of the substrate and two times wider and larger than the microstrip filter in order to contain properly electromagnetic field. This structure was fully parameterized in order to capture all changes produced after evaluation with the Space Mapping Technique, so each time a new dimension is found in the algorithm HFSS structure is updated. The setup of the model is as follows:

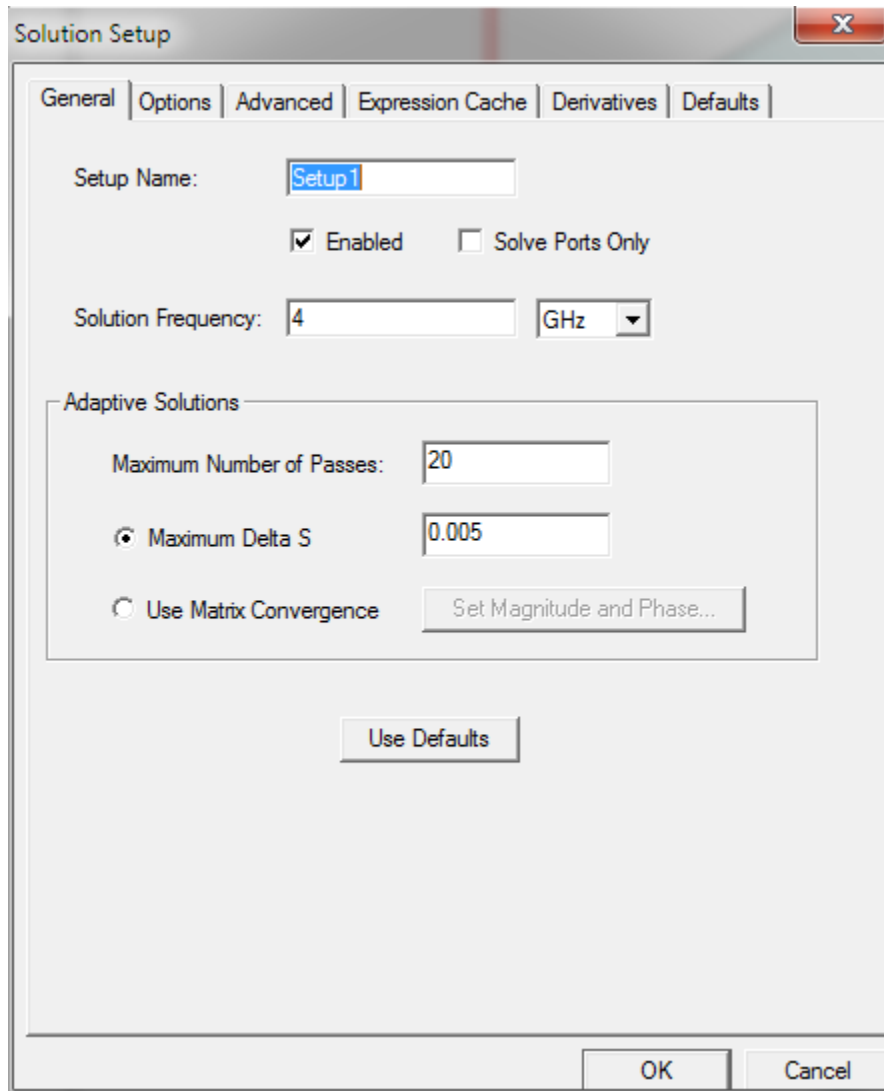


Fig5: General Setup

To guarantee a proper convergence maximum number of passes is set to 20, and zero order basis function was picked to evaluate this structure. Depending on the accuracy the user needs, there are more options to pick a higher order (this has to deal with the refinement of the mesh) at the cost of more hardware resources and time.

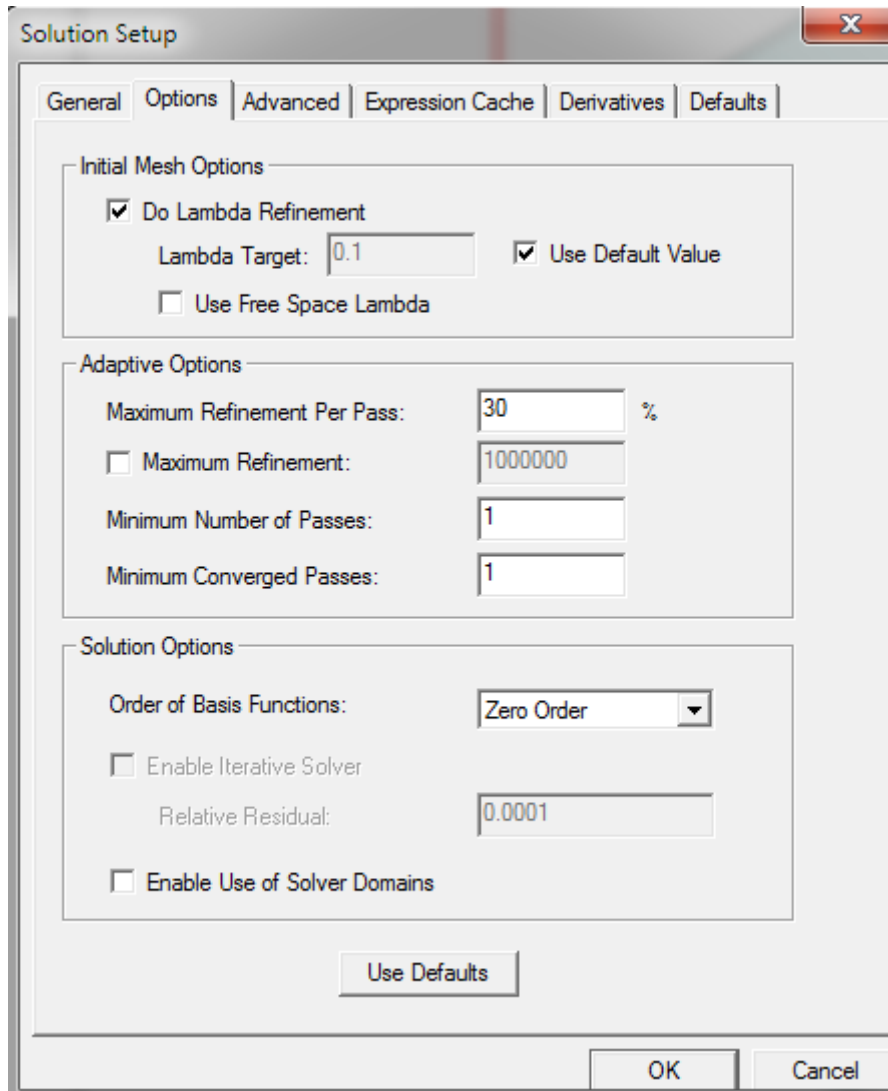


Fig6: Setup to choose Order Basis Function to be evaluated

In order to match the simulation with the same amount of pint the coarse has model a Frequency Sweep Setup was done as showed in the picture

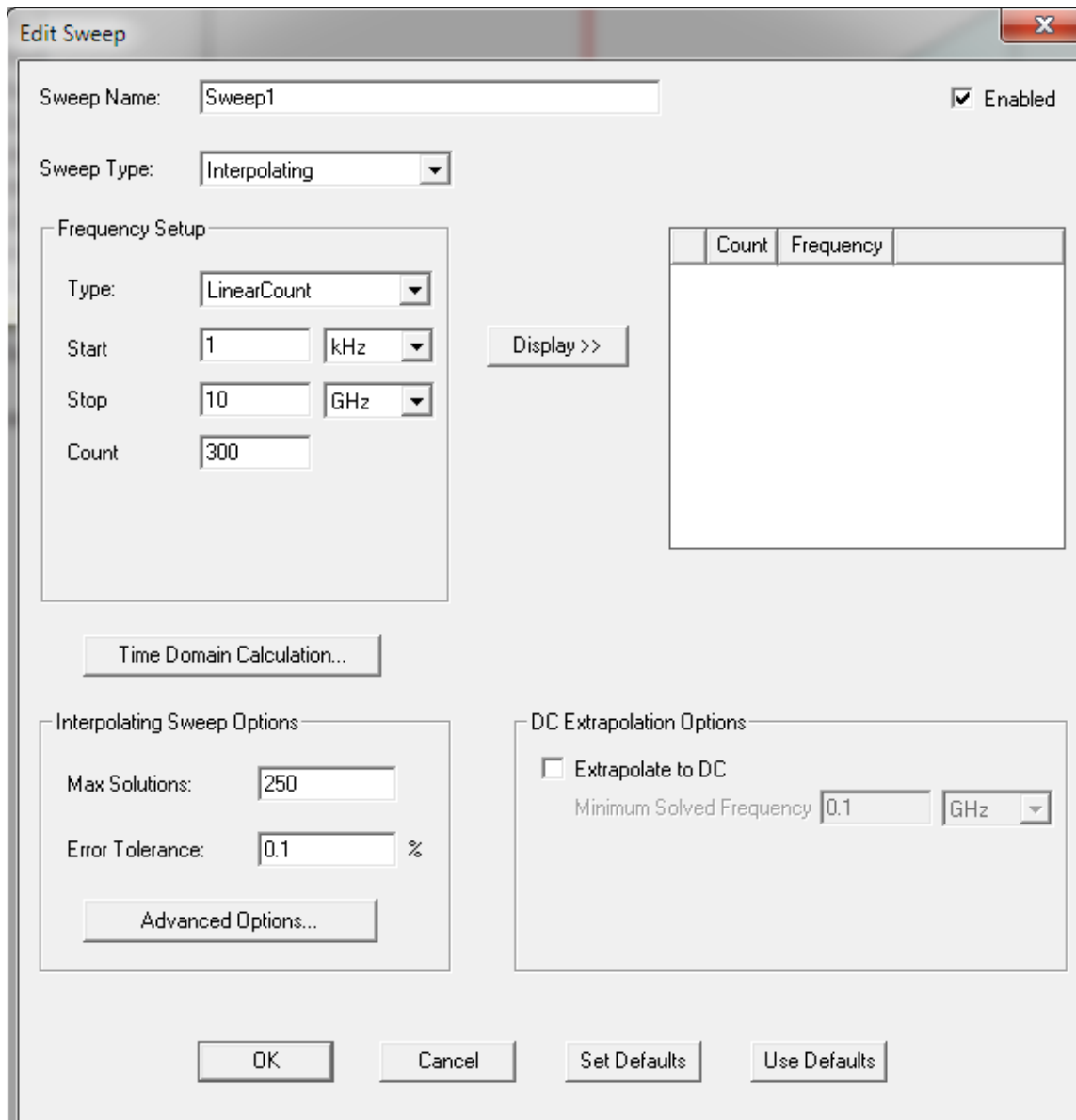


Fig7: HFSS Frequency Sweep Setup

Since we are not handling a really complex structure, we have a passive network we can choose to interpolate data in HFSS and then build the rest of the curve in Matlab to accelerate the simulation time. Once setup and structure are properly defined a frequency response of S21 is as shown in Fig8.

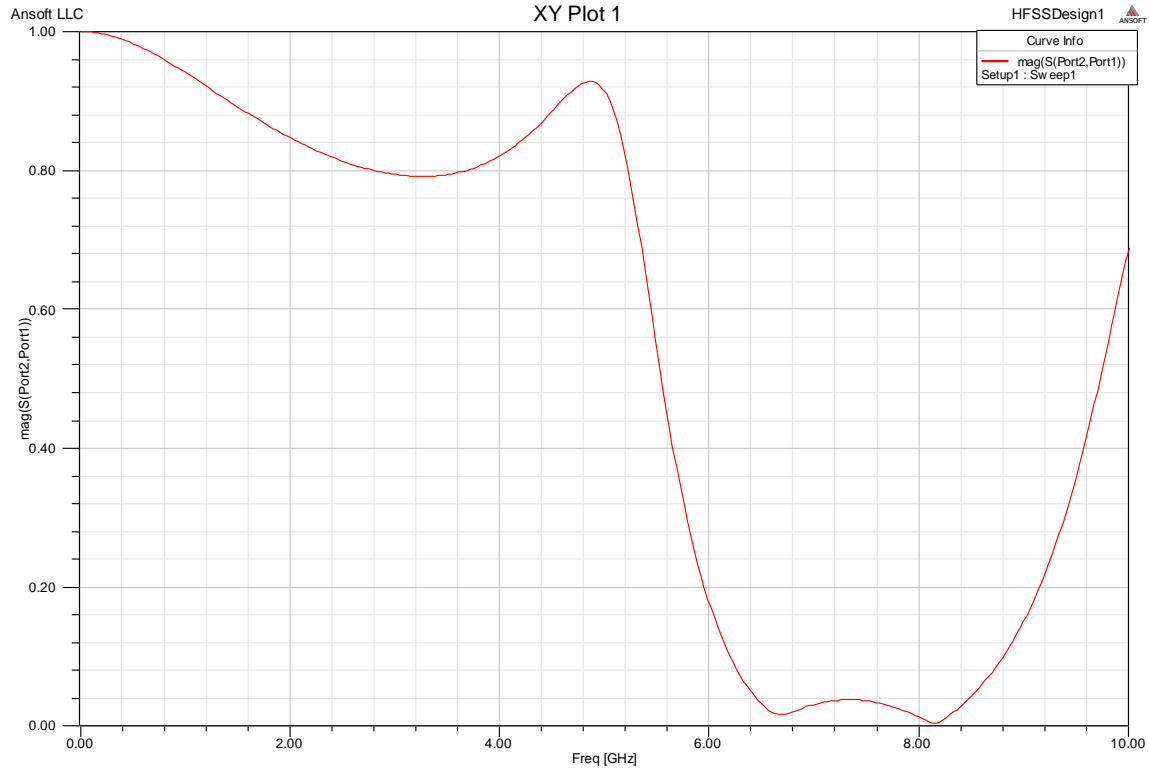


Fig.8: S21 frequency response with 300point

To probe Space mapping reached an acceptable answer an update of the variables was done as follows

Properties			
Name	Value	Unit	Evaluated Value
\$S1	4.2	mm	4.2mm
\$W1	3.5	mm	3.5mm
\$L1	5.6	mm	5.6mm
\$Lp	10	mm	10mm
\$Wp	2.45	mm	2.45mm
\$H	0.794	mm	0.794mm
\$t	0.03...	mm	0.03556mm

Before Optimization

Properties			
Name	Value	Unit	Evaluated Value
\$S1	4.269	mm	4.269mm
\$W1	1.714	mm	1.714mm
\$L1	4.497	mm	4.497mm
\$Lp	10	mm	10mm
\$Wp	2.45	mm	2.45mm
\$H	0.794	mm	0.794mm
\$t	0.03...	mm	0.03556mm

After Optimization

Fig.9: Filter dimensions comparison

Fig.10 shows the structure of the filter after all variables were updated

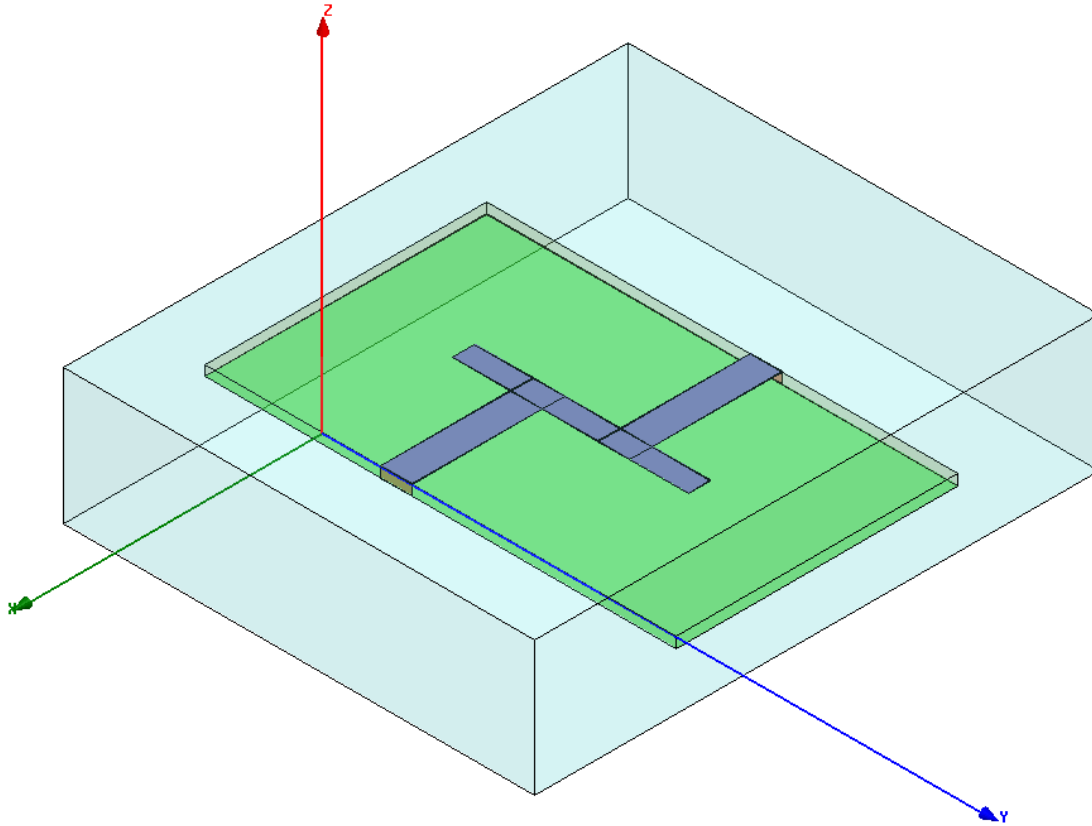


Fig.10: HFSS structure after optimization

And Finally Fig.11 shows the improved response of the filter.

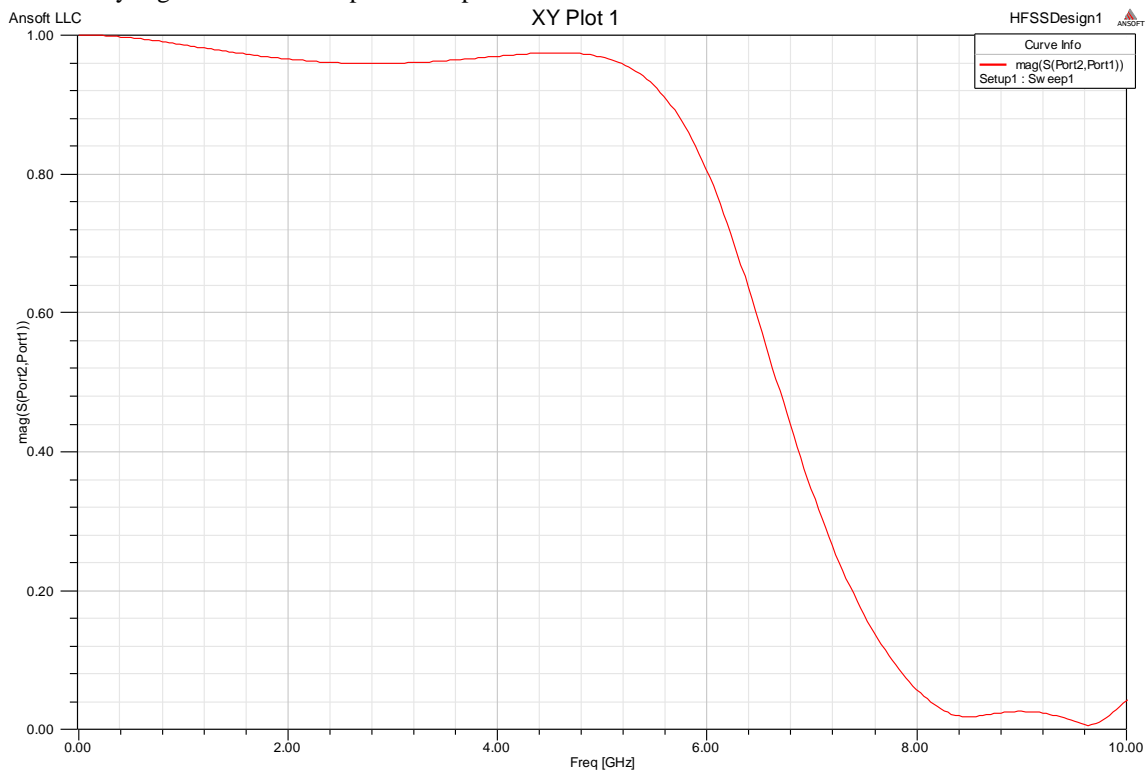


Fig12: S21 Filter's response after optimization

Conclusions

- 81 HFSS extractions translate to weeks of nonstop processing for real world scenarios: not practical / usable.
- 3 HFSS runs reduce processing time to few days.
- Space Mapping techniques can enable electromagnetic structure design and optimization by decreasing the number of extractions needed \Rightarrow processing time.
- Matlab is not the best choice for file & text handling.

References

- [1] “Space Mapping Optimization for Engineering Design: A Tutorial Presentation” by J.E. Rayas-Sánchez (1999)
- [2] “Assignment4” by J.E. Rayas-Sánchez (2011) http://www.desi.iteso.mx/erayas/cir_opt.htm
- [3] www.wikipedia.org
- [4] HFSS 12.0 Training Manual: Introduction to HFSS 1st Edition by AnSYS.

APENDICE C

HFSS Automated Driver based on Non-GUI Scripting

Felipe Leal-Romo¹, Rogelio Moreyra-González¹ and José E. Rayas Sánchez²

¹Intel Guadalajara Design Center, Tlaquepaque, Jalisco, 45600 Mexico
email: felipe.de.jesus.leal.romo@intel.com, rogelio.moreyra@intel.com

²Department of Electronics, Systems and Informatics, ITESO (*Instituto Tecnológico y de Estudios Superiores de Occidente*), Tlaquepaque, Jalisco, 45604 Mexico
http://iteso.mx/~erayas e-mail: erayas@iteso.mx

Abstract — A common requirement to solve EM-based optimization problems consists of implementing numerical drivers to perform multiple calls to highly accurate commercial CAD tools, such as HFSS. Usually, this multiple calls to the tools cause a high consumption of computational resources and dedicated usage of licenses to manage the software. In environments such as academy and industry, sometimes it is not possible to have an unlimited resource of these tools, being important to optimize the usage of them. This article proposes a technique which allows the user to avoid a continuous usage of a GUI environment while designing a high-frequency structure by means of an optimization algorithm. Our method consists of on-line editing the structure under study and collecting the EM-responses without ever opening or using the HFSS's GUI. HFSS is especially suitable to this approach since it handles two separate licenses for its GUI and solving engine. The proposed method yields considerable savings in computational resources and processing time. Our technique is illustrated by designing a microstrip low-pass filter structure using a space mapping technique with HFSS and APLAC, as fine and coarse models, respectively.

Index Terms — Space mapping, EM-based optimization, EM drivers, GUI, HFSS, APLAC, microstrip filter.

I. INTRODUCTION

Typical optimization algorithms normally require a large number of iterations to converge. Each iteration of the optimization algorithm requires at least one model evaluation, and it might require more in case of gradient-based methods. When a single evaluation of the model takes hours to solve, as it is often the case when using accurate CAD tools on complex structures, a typical optimization can take several days.

HFSS is one of the most respected and widely used commercial CAD tools for electromagnetic-based analysis and design of RF and microwave circuits [1,2]. With tools such as HFSS, which use separate licenses for visualizing and editing (GUI) and for solving (engine), it is possible to make a more efficient use of them if we solve a project while editing another. This is especially useful when there is limited number of licenses.

HFSS facilitates such a scheme by providing solving in "batch mode" previously created structures. This scheme still needs the GUI for editing the structure, either manually or

through Visual Basic (VB) scripts. It also requires the exportation of the S-parameters and other EM responses.

In this paper, we propose a practical methodology to drive HFSS for efficient EM-based optimization and parametric studies applicable to very high-frequency electronic design. Our proposal consists of editing the structure under study and collecting the EM-responses without ever opening or using the HFSS's GUI. This is realized by manipulating the text files that HFSS uses as input, output and temporary storage. Our methodology is illustrated applying an advanced optimization technique, the Aggressive Space Mapping algorithm (ASM) [3-6], for optimizing a RF low-pass microstrip filter.

II. HFSS INPUT FILE MANIPULATION AND EXTRACTION

HFSS [7] stores project and structure information in ASCII *.hfs files. Even though these files do follow a defined structure which is easy to understand, they are very long and are not meant to be manually manipulated. Because of this, it is still recommended to use the GUI, either directly or through the use of VB scripts, to create the initial structure along with its solving settings.

In such structure, global variables are assigned to certain aspects of the design, to be swept or modified during optimization. Once stored in the *.hfs text file, these variables

```
ORIGINAL:
$begin 'GlobalVariables'
  VariableProp('$S1', 'UD', '', '3.222mm')
  VariableProp('$W1', 'UD', '', '1.253mm')
  VariableProp('$L1', 'UD', '', '4.222mm')
  VariableProp('$Lp', 'UD', '', '10mm')
  VariableProp('$Wp', 'UD', '', '2.45mm')
  VariableProp('$H', 'UD', '', '0.794mm')
  VariableProp('$t', 'UD', '', '0.03556mm')
$end 'GlobalVariables'

MODIFIED FOR EASY ACCESS OF GLOBAL VARIABLES THROUGH RE:
$begin 'GlobalVariables'
  VariableProp('$S1', 'UD', '', '##S1##mm')
  VariableProp('$W1', 'UD', '', '##W1##mm')
  VariableProp('$L1', 'UD', '', '##L1##mm')
  VariableProp('$Lp', 'UD', '', '10mm')
  VariableProp('$Wp', 'UD', '', '2.45mm')
  VariableProp('$H', 'UD', '', '0.794mm')
  VariableProp('$t', 'UD', '', '0.03556mm')
$end 'GlobalVariables'
```

Fig. 1. Example of an *.hfs file (fragment).

can be found inside a block limited by `$begin` 'GlobalVariables' and `$end` 'GlobalVariables' sentences, respectively, as shown in Fig. 1.

Using this initial HFSS text file as template, a PERL [8] script that edits and re-writes the *.hfss file with modified global variables (modified structure) can be created. A text variable with the contents of the HFSS file is then created.

The values of the variables to be manipulated are replaced by an ID word that can be easily found and replaced with the desired value, using regular expressions. In the study case presented in this paper, it was chosen to use variable names enclosed with "###" characters as shown in Fig. 1. The algorithm can now manipulate this text to control the value of each variable, modifying the geometry of the actual structure to solve. The modified text variable is written to a new *.hfss file.

Once this is done, HFSS can be invoked in batch mode without the need for a GUI license.

III. HFSS OUTPUT AND RESULTS

HFSS's output file is an ASCII file with SD extension. This file contains the structure's S-parameters information. HFSS generates a number of SD files on each simulated frequency, but only the latest one contains the complete results. The script has to have the capability to identify the correct file to be used.

Once the correct SD file is identified and opened, regular expressions are used to search and match within the file, the S-parameter information (or other EM responses).

The SD file follows the same structure as the *.hfss file. The block of interest is named S-Matrix and is delimited with `$begin` and `$end` keywords as illustrated in Fig. 2.

On each frequency point, the S-parameter data is found inside the S-Matrix block with sub-blocks for every port. This data is stored in the form $c(\text{Real}\{S_{xy}\}, \text{Imag}\{S_{xy}\})$, so it is easy to store it in two PERL variables, one for the real parts and another for the imaginary parts. This operation is repeated for

```

Frequency=4000000000
$begin 'SMatrix'
  m=2
  n=2
  $begin 'port0'
    c(0.4009824118526788, 0.3812401201859362)
    c(-0.5387736460710197, 0.6065519879402014)
  $end 'port0'
  $begin 'port1'
    c(-0.5387736460710439, 0.6065519879402516)
    c(0.4167670586411132, 0.3637204783930892)
  $end 'port1'

```

Fig. 2. *.sd file example (fragment).

every port on every frequency point.

The S-parameters data is then printed to a comma separated value (CSV) file, so that it can be easily read from Octave [9] or Matlab [10] for further processing.

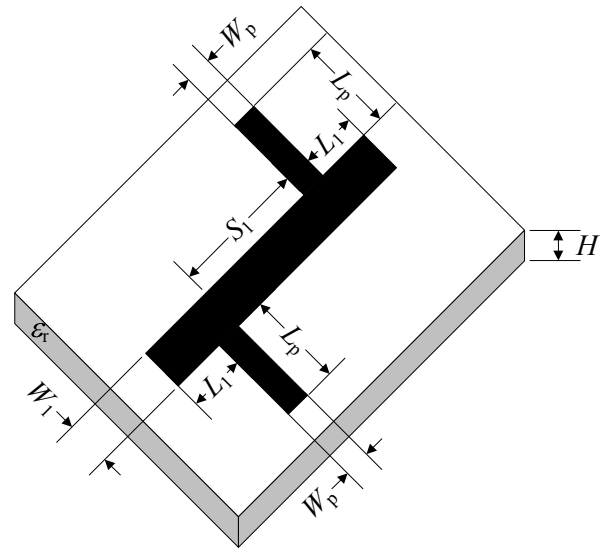


Fig. 3. Microstrip low-pass filter structure.

IV. STUDY CASE AND RESULTS

To illustrate our proposed technique, a classical RF microstrip low-pass filter [9,10], shown in Fig. 3, was used as study case. The input-output microstrip lines have a length $L_p = 10$ mm and a width $W_p = 2.45$ mm (50- Ω lines). These lines are symmetrically separated by a distance S_1 with a microstrip line whose width is W_1 . The separating microstrip line is terminated at both ends by an open stub whose length is L_1 . The initial dimensions of the filter are in Table I.

This filter was optimized by implementing the Aggressive Space Mapping (ASM) algorithm, as depicted in Fig 4. This algorithm starts by optimizing a coarse model of the original structure to optimally satisfy some given specifications. In our case, the coarse model is created in APLAC [11] high-frequency circuit simulator. Then the optimal solution of the coarse model is introduced as new geometry parameters to HFSS to run a simulation of the fine model. With this

TABLE I
DIMENSIONS BEFORE AND AFTER OPTIMIZATION

Variable Name	Initial Value [mm]	Final Value [mm]
S_1	4.2	4.269
W_1	3.5	1.714
L_1	5.6	4.497
L_p	10	10
W_p	2.45	2.45
H	0.794	0.794
t	0.03	0.03

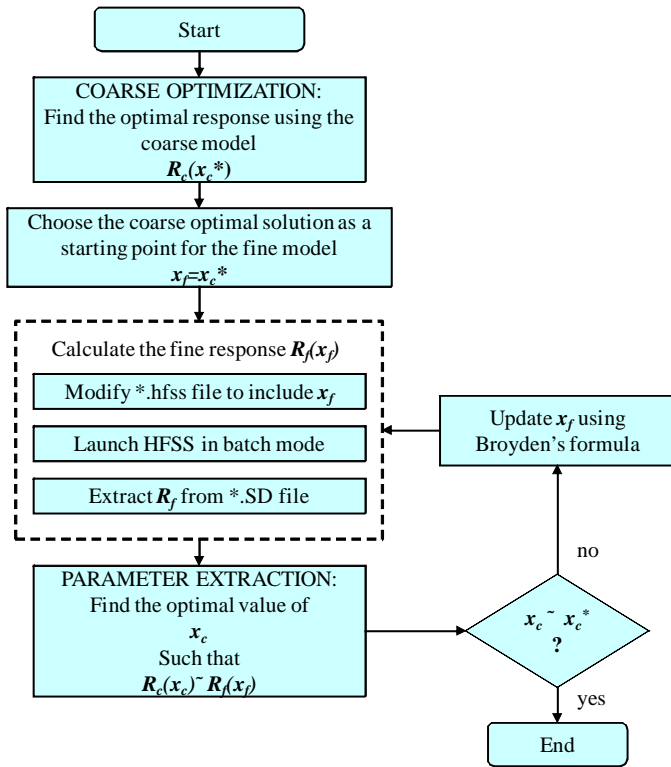


Fig. 4. ASM algorithm.

information the algorithm extracts the S-parameters from the fine model using our driver. Next, the coarse model design parameters are extracted to match the current fine model response. If the extracted parameters are close enough to the optimal coarse model design, the algorithm ends, otherwise it continues by updating the fine model design parameters using Broyden's formula, simulating again the HFSS structure with the corresponding new geometrical parameters. It is clear that this optimization algorithm requires efficient drivers for both the coarse and fine model. In our case, the coarse model (APLAC) is directly driven from Matlab, while the fine model (HFSS) is driven from Matlab-Perl, using the proposed driver with no GUI usage.

The coarse model implemented in APLAC is shown in Fig. 5. The structure in HFSS is illustrated in Fig. 6. It is the same filter built in APLAC with all geometrical dimensions parameterized, such that they can be altered by the optimization algorithm implemented in Matlab. The filter is contained inside a boundary box at least four times taller than the width of the substrate and two times wider and larger than the microstrip filter so that the electromagnetic fields in the structure do not interact with the enclosing box.

The optimization problem was formulated to meet the following specifications:

$$|S_{21}| > 0.9 \text{ for } 0.5 \text{ GHz} \leq f \leq 5 \text{ GHz} \quad (1)$$

$$|S_{21}| < 0.1 \text{ for } 8 \text{ GHz} \leq f \leq 10 \text{ GHz} \quad (2)$$

The following parameters were used as optimization variables: $\mathbf{x} = [W_1 L_1 S_1]^T$, keeping fixed the following pre-

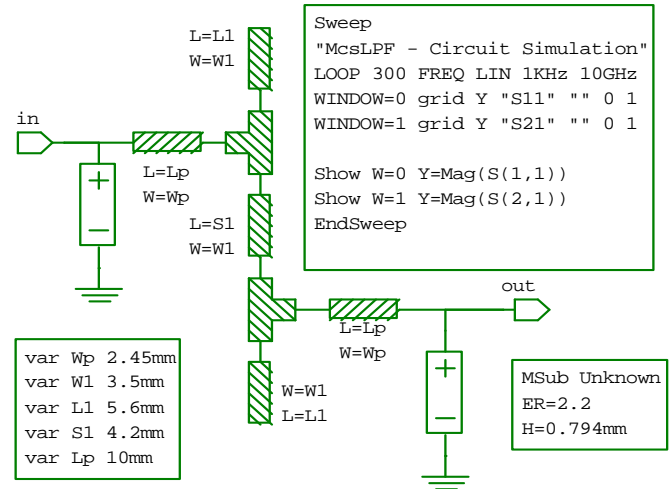


Fig. 5. Microstrip low-pass filter as implemented in APLAC.

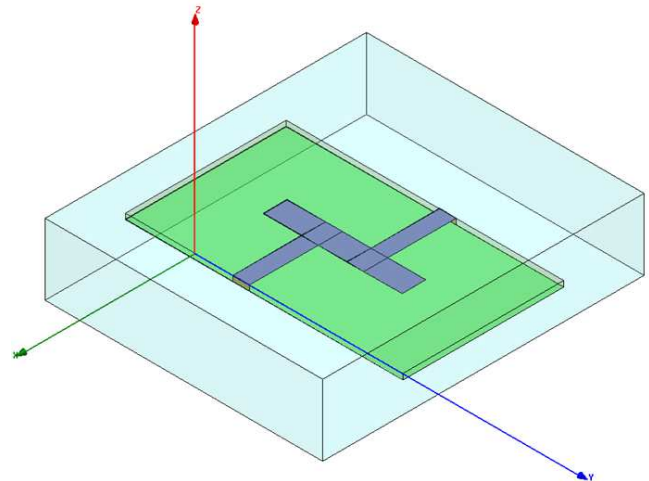


Fig. 6. Microstrip low-pass filter as implemented in HFSS.

assigned parameters: $\mathbf{z} = [W_p L_p H \epsilon_r]^T$.

As a result, the structure was optimized with 81 APLAC runs and only 3 HFSS runs. Final dimensions of this structure are shown in Table I.

During the execution of this optimization method no GUI license was required (except for the initial creation of the filter structure). The resulting $|S_{21}|$ meets the desired behavior described by (1) and (2), as can be seen in Fig. 7.

Another benefit of non GUI operation is the time saved by not having to load the project for graphical display. This operation can take long enough to impact the overall execution time. In small projects such as this study case, GUI operations can take a considerable amount of the total engine execution.

V. CONCLUSION

We proposed a practical technique to drive HFSS for efficient EM-based optimization and parametric studies applicable to very high-frequency electronic design. Our

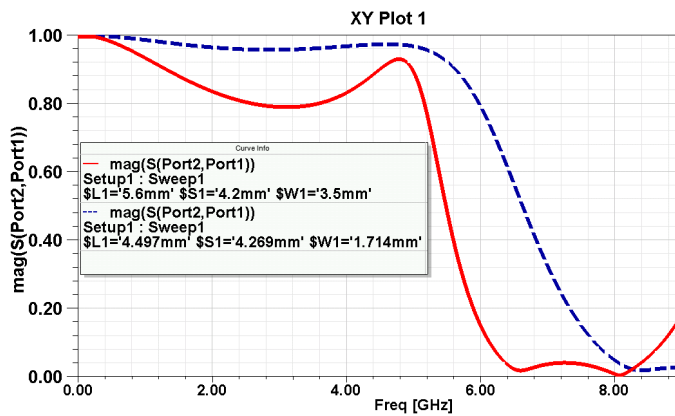


Fig. 7. Filter EM transmission response, $|S_{21}|$, before optimization (solid red) and $|S_{21}|$ after optimization (dashed blue).

method consists of on-line automatic editing the structure under study and collecting the EM-responses without using the HFSS's GUI. It was demonstrated how to control the geometry of a microstrip filter to be optimized with Ansoft HFSS without the need for a GUI license at each iteration, via editing of input text files. Such control allowed for automated manipulation of all the structure parameters, enabling the use of optimization algorithms. During the optimization cycle, the GUI functionality of the tool is not blocked and can be used for other projects. Our proposed methodology was illustrated by the design optimization of a microstrip low-pass filter using the Aggressive Space mapping technique.

REFERENCES

- [1] S. Ikram and G. Ahmad, "Design and implementation of a standard gain horn antenna for optimized gain and radiation pattern using MathCAD & HFSS," *Second Int. Conf. on Electrical Engineering, 2008, ICEE 2008*, Mar. 2008, pp. 1-5.
- [2] S. Sun, Y. Lv, J. Zhang, Z. Zhao, and F. Ruan, "Optimization based on genetic algorithm and HFSS and its application to the semiautomatic design of antenna," *2010 Int. Conf. on Microwave and Millimeter Wave Technology (ICMMT)*, May 2010, pp. 892-894.
- [3] J. W. Bandler, R. M. Biernacki, S. H. Chen, R. H. Hemmers, and K. Madsen, "Electromagnetic optimization exploiting aggressive space mapping," *IEEE Trans. Microwave Theory Tech.*, vol. 43, pp. 2874-2882, Dec. 1995.
- [4] S. Koziel, Q. S. Cheng, and J. W. Bandler, "Space mapping," *IEEE Microwave Magazine*, vol. 9, pp. 105-122, Dec. 2008.
- [5] S. Koziel, J. W. Bandler, and K. Madsen, "A space mapping framework for engineering optimization: theory and implementation," *IEEE Trans. Microwave Theory Tech.*, vol. 54, pp. 3721-3730, Oct. 2006.
- [6] J. W. Bandler, Q. Cheng, S.A. Dakroury, A.S. Mohamed, M.H. Bakr, K. Madsen, and J. Søndergaard, "Space mapping: the state of the art," *IEEE Trans. Microwave Theory Tech.*, vol. 52, pp. 337-361, Jan. 2004.
- [7] HFSS, Version 13.0.2, Ansoft Corporation LLC, 225 West Station, Square Suite 200, Pittsburgh, PA 15219-1119, 2011.
- [8] Perl, version 5, 2011, www.perl.org
- [9] Octave, Version 3.4.3, Oct., 2011, <http://www.gnu.org/software/octave/index.html>
- [10] Matlab, Version 7.10.0.499, The MathWorks, Inc., 3 Apple Hill Drive, Natick MA 01760-2098, 2010.
- [11] APLAC, Ver. 8.1, APLAC Solutions Corporation, Helsinki, Finland, 2005