

Instituto Tecnológico y de Estudios Superiores de Occidente

Reconocimiento de validez oficial de estudios de nivel superior según acuerdo secretarial 15018, publicado en el Diario Oficial de la Federación del 29 de noviembre de 1976.

Departamento de Electrónica, Sistemas e Informática
Maestría en Diseño Electrónico



Metodología de optimización de análisis de fallas en microprocesadores i.MX93/91

TRABAJO RECEPCIONAL que para obtener el **GRADO** de
MAESTRO EN DISEÑO ELECTRÓNICO

Presenta: **JORGE ALBERTO MARTIN MARTINEZ**

Director **RIGOBERTO BRACAMONTES SALAZAR**

Tlaquepaque, Jalisco. 1 de Diciembre del 2025.

Dedicatoria

Dedico este trabajo a quienes han sido parte esencial de mi vida y de este logro académico, que representa no solo el cierre de una etapa, sino también el reflejo del esfuerzo, la constancia y el apoyo incondicional que he recibido.

A mis padres, Jorge Martín y Gabriela Martínez, por ser mi ejemplo de fortaleza y dedicación. Por enseñarme que los sueños se alcanzan con trabajo honesto y por brindarme siempre su amor, su guía y su confianza. Cada paso que doy está cimentado en los valores que me inculcaron.

A mi esposa Paulina, por su compañía, sus palabras de aliento y por compartir conmigo los momentos difíciles y los de celebración. Su presencia ha sido un soporte invaluable ya que en esta nueva etapa de paternidad fue un pilar para la elaboración de este proyecto.

A Gabriel Lara, mi líder y mentor, por su orientación profesional, por confiar en mis capacidades y por impulsarme a crecer dentro de mi rol como ingeniero de calidad. Su ejemplo de liderazgo ha sido una inspiración constante.

A Rigoberto Bracamontes, por su visión y por fomentar un entorno de trabajo que promueve el desarrollo y la excelencia. Su respaldo ha sido clave en mi formación profesional.

A mis colegas y amigos, especialmente aquellos con quienes he compartido retos y aprendizajes en el proyecto con la empresa, por su colaboración, su compromiso y por hacer del trabajo un espacio de crecimiento mutuo.

Y finalmente, a mí mismo, por no rendirme, por aprender de cada obstáculo y por mantener viva la convicción de que todo esfuerzo tiene su recompensa.

Este logro es compartido con todos ustedes. Gracias por ser parte de esta historia.

Resumen

*El presente caso de estudio, titulada "Metodología de optimización de análisis de fallas en microprocesadores i.MX93/91", tiene como objetivo principal **optimizar la detección de fallas y reducir los tiempos de diagnóstico en esta nueva familia de microprocesadores en NXP**, incorporando la experiencia obtenida en generaciones anteriores. Para ello, se desarrolló un conjunto integral de pruebas que incluye inspección óptica, X-RAY, inspección acústica, comunicación por puerto serial, evaluación de periféricos, revisión de configuraciones de seguridad, pruebas funcionales con diferentes configuraciones disponibles y pruebas de comunicación con memorias DDR. Además, se implementaron pruebas eléctricas y procedimientos de reboleo, compartiendo este conocimiento de forma global para su aplicación en distintos entornos.*

La metodología empleada fue de tipo mixta, combinando investigación cualitativa basada en experiencias previas con microprocesadores perteneciente a esta gama de componentes, y análisis cuantitativo para identificar patrones y comportamientos comunes entre distintas familias. Esta combinación permitió diseñar un procedimiento más eficiente para el manejo y análisis de componentes sospechosos de falla.

La mayoría de las fallas presentes en tecnologías anteriores pueden migrar a nuevas generaciones si no se analizan adecuadamente. Por ello, este caso de estudio propone un enfoque preventivo y sistemático que fortalece los procesos de verificación y análisis de fallas.

Finalmente, las pruebas desarrolladas tienen aplicación directa en el entorno laboral del autor, especialmente en la industria automotriz, donde la confiabilidad de los sistemas electrónicos es crítica para la seguridad y el desempeño de los vehículos.

Contenido

| | |
|---|-----------|
| Maestría en Diseño Electrónico | i |
| Metodología de optimización de análisis de fallas en microprocesadores i.MX93/91 | i |
| 1. La Industria del Semiconductor | 10 |
| 2. Industria automotriz..... | 12 |
| 2.1. ORGANIZACIÓN COMERCIAL PARA EL SECTOR AUTOMOTRIZ | 14 |
| 2.2. DESAFÍOS EN LA INDUSTRIA AUTOMOTRIZ..... | 15 |
| 2.3. FLUJOS DE PRODUCCIÓN EN SECTOR AUTOMOTRIZ | 17 |
| 2.4. TIPOS DE PRUEBAS A NIVEL MODULO EN SECTOR AUTOMOTRIZ..... | 19 |
| 2.4.1 Tipos de pruebas eléctricas más comunes..... | 19 |
| 2.4.2 Pruebas funcionales en diagnóstico de fallas más comunes..... | 20 |
| 3. Análisis de fallas nivel semiconductor | 21 |
| 3.1. ETAPAS INICIALES DEL ANÁLISIS | 22 |
| 3.2. ANÁLISIS ELÉCTRICO | 23 |
| 3.3. ANÁLISIS FUNCIONAL | 24 |
| 3.4. ANÁLISIS FÍSICO Y TÉCNICAS DE LOCALIZACIÓN FALLAS..... | 27 |
| 4. Familia de procesadores i.MX 93/91 | 29 |
| 4.1. APLICACIONES | 30 |
| 4.1.1 Automotriz | 30 |
| 4.1.2 Consumidores..... | 30 |
| 4.1.3 Industrial | 30 |
| 4.2. CONTEXTO HISTÓRICO Y APRENDIZAJES | 31 |
| 5. Propuesta de solución | 33 |
| 5.1. INSPECCIÓN ÓPTICA Y DETECCIÓN DE FALLAS MECÁNICAS | 35 |
| 5.2. LIMPIEZA DE BGAS..... | 36 |
| 5.3. PRUEBAS ELÉCTRICAS USANDO PROMETEO | 37 |
| 5.4. XRAY DETECCIÓN DE FALLAS INTERNAS | 39 |
| 5.5. CSAM PARA DETECCIÓN DE DELAMINACIONES..... | 40 |
| 5.6. REBOLEO CON USO DE ESTÉNCIL | 41 |
| 5.7. HERRAMIENTAS DE DESARROLLO Y DIAGNOSTICO | 42 |
| 5.8. PRUEBAS FUNCIONALES I.MX93 | 46 |
| 5.8.1 Pruebas de Cortex A55 y M33..... | 46 |

| | | |
|-----------------------------|---|-----------|
| 5.8.2 | Interfaces de comunicación..... | 47 |
| 5.8.3 | Interfaces multimedia y sensores | 47 |
| 5.8.4 | Periféricos analógicos y digitales..... | 48 |
| 5.8.5 | Memoria y almacenamiento..... | 48 |
| 5.8.6 | Seguridad | 48 |
| 5.8.7 | Energía y consumo..... | 49 |
| 5.8.8 | Boot test | 49 |
| 5.8.9 | DDR tool..... | 50 |
| 5.8.10 | Cache habilitar/deshabilitar..... | 51 |
| 5.8.11 | Generar BSP específico en Linux | 52 |
| 6. | Resultados..... | 54 |
| 6.1. | RESULTADOS DEL USO DE TARJETA DE EVALUACIÓN CON SOCKET I.MX93EVK..... | 54 |
| 6.2. | RESULTADOS DE REBOLEO CON USO DE STENCIL | 54 |
| 6.3. | RESULTADOS DE PRUEBAS ELÉCTRICAS | 55 |
| 6.4. | RESULTADOS PRUEBAS FUNCIONALES | 56 |
| ANEXO | | 61 |
| Periféricos internos | | 61 |
| Apéndice..... | | 63 |
| A. | CONFIGURACIÓN DEL BANCO DE PRUEBAS EN I.MX93EVK..... | 65 |

Introducción

En los últimos años, los vehículos han evolucionado hasta convertirse en plataformas tecnológicas altamente sofisticadas, donde los sistemas electrónicos juegan un papel clave en la seguridad, el rendimiento y la experiencia del usuario. Detrás de esta transformación se encuentra la industria de los semiconductores, que ha sido fundamental para el desarrollo de microprocesadores cada vez más potentes y eficientes.

Este caso de estudio se centra en el análisis de fallas en microprocesadores de la familia i.MX91/93 de NXP, con el objetivo de proponer estrategias de prueba que permitan detectar errores de forma más rápida y precisa, especialmente en aplicaciones automotrices. Para entender mejor el contexto, primero se explora cómo la industria de los semiconductores ha impactado al sector automotriz, y se describen los procesos de producción y los tipos de pruebas eléctricas y funcionales que se aplican a estos dispositivos.

También se incluye un análisis de mercado de los procesadores i.MX91/93, identificando sus principales aplicaciones y los sectores donde tienen mayor potencial. Además, se revisa la evolución de tecnologías anteriores como las familias i.MX6 e i.MX8, destacando cómo la experiencia adquirida en el análisis de fallas ha permitido desarrollar metodologías más efectivas para enfrentar los retos actuales.

Más adelante, se profundiza en la arquitectura interna de los i.MX91/93, sus periféricos, herramientas de prueba disponibles y el estado actual de las pruebas funcionales. A partir de este análisis, se propone un conjunto de pruebas orientadas a mejorar la detección de fallas en campo.

Finalmente, se presentan los resultados de un banco de pruebas comparativo con generaciones anteriores para evaluar el impacto de las pruebas propuestas en términos de eficiencia, confiabilidad y tiempo de diagnóstico.

1. La Industria del Semiconductor

La industria de los semiconductores constituye una base esencial para el desarrollo tecnológico contemporáneo. Su presencia es indispensable en una amplia gama de sectores, desde dispositivos electrónicos personales hasta sistemas complejos en la industria automotriz [Xiong et al., 2024]. La fabricación de semiconductores implica una serie de procesos altamente especializados que combinan conocimientos avanzados en física, química de materiales y microelectrónica [Kath, 2025]. El punto de partida es el silicio, que se purifica y se transforma en obleas cristalinas mediante técnicas como el método Czochralski. Estas obleas se cortan, pulen y preparan para recibir múltiples capas de procesamiento, aplicando técnicas de fotolitografía, dopado iónico, grabado químico y deposición de materiales conductores y aislantes. Mediante estas etapas se construyen transistores e interconexiones que forman los circuitos integrados.

Cada paso requiere condiciones extremadamente controladas, por lo que se realiza en ambientes ultra limpios, donde la presencia de partículas debe mantenerse en niveles mínimos. Una vez que los chips están estructurados, se encapsulan y se someten a pruebas rigurosas para validar su funcionamiento eléctrico y lógico. Durante esta etapa el propósito es identificar la causa raíz de defectos que pueden presentarse durante la fabricación o en la etapa de operación. Esta práctica es crítica porque los circuitos integrados son el núcleo de sistemas complejos en sectores como automotriz, donde una falla puede generar consecuencias graves: desde pérdidas económicas hasta riesgos para la seguridad.

La elaboración de semiconductores implica cientos de pasos altamente controlados, realizados en ambientes ultra limpios para mantener la presencia de partículas en niveles mínimos. Sin embargo, incluso bajo estas condiciones, existen riesgos que pueden comprometer la funcionalidad del chip:

- Contaminación por partículas microscópicas: Una sola partícula puede alterar la estructura del circuito, generando cortos o aperturas.
- Defectos en la litografía: Errores en la definición de patrones pueden afectar la geometría de transistores y provocar fallas funcionales.

- Variaciones en dopaje y deposición de materiales: Cambios mínimos en concentración o espesor pueden modificar las propiedades eléctricas.
- Daños durante el encapsulado: Tensiones mecánicas o contaminación en esta etapa pueden afectar la integridad física del dispositivo.
- Errores en pruebas eléctricas y lógicas: Si las pruebas no detectan fallas latentes, el dispositivo puede fallar en campo.

Estos riesgos han impulsado el desarrollo de una industria especializada en análisis de fallas, que busca diagnosticar y corregir problemas para garantizar la confiabilidad del producto.

El análisis de fallas en semiconductores es fundamental para garantizar la confiabilidad de dispositivos que se utilizan en aplicaciones críticas. Aunque la fabricación se realiza en ambientes ultra limpios para minimizar la presencia de partículas, el proceso sigue siendo vulnerable a defectos en litografía, dopaje, deposición de materiales y encapsulado, así como a errores en pruebas eléctricas y lógicas. Estas limitaciones han impulsado el desarrollo de una industria especializada en diagnóstico y corrección de fallas.

Entre los principales retos del análisis de fallas destacan los diseños cada vez más pequeños, que dificulta la detección de defectos y exige herramientas avanzadas; la creciente complejidad de los sistemas integrados, que complica la identificación de la causa raíz; y la presencia de fallas intermitentes, difíciles de reproducir en laboratorio. A ello se suman los altos costos y tiempos prolongados del análisis, así como las restricciones de acceso a información de diseño. Estos factores confirman que el análisis de fallas no solo es una necesidad técnica, sino también estratégica para asegurar la calidad y confiabilidad en la industria de semiconductores.

No obstante, el sector enfrenta diversos retos. La interrupción de cadenas de suministro, como durante la pandemia, evidenció la vulnerabilidad del modelo globalizado: la demanda cayó entre un 5 y un 15 % en 2020 comparado con 2019 [Bauer et al., 2020]; los tiempos de entrega promedio pasaron de 13 semanas a niveles significativamente mayores en 2021. Los sectores automotriz y electrónico se vieron gravemente afectados, reportando pérdidas millonarias. Geopolítica y eventos climáticos involucran factores como tensiones y sequías [Xiong et al., 2024; Mohammed & Khan, 2022], que empujan los costos en tecnologías avanzadas, motivando a proveedores y fabricantes a invertir en resiliencia y redundancia.

La industria se organiza en varios tipos de empresas:

| Tipo de empresa | Descripción | Ejemplos | Referencias |
|--|---|--------------------|--|
| Fabless | Se enfocan en diseño y externalizan la producción. | NVIDIA, Qualcomm | [Sun, 2025; Bao Tran, 2025] |
| Foundries | Especializadas en manufactura para terceros; dominan ~65% del mercado global. | TSMC, Samsung | [SemiconductorX, 2024; Bao Tran, 2025] |
| IDMs (Integrated Device Manufacturers) | Empresas integradas verticalmente que diseñan y fabrican sus propios chips. | Intel, Samsung | [Techovedas, 2023; Lam Research, 2023] |
| OSAT (Outsourced Assembly and Test) | Dedicadas al ensamblaje y pruebas de semiconductores. | ASE, Amkor | [SemiconductorX, 2024] |
| Proveedores de equipos/materiales | Suministran herramientas y materiales esenciales para nodos avanzados. | ASML, Lam Research | [Umbrex, 2024; Lam Research, 2023] |

La cadena de semiconductores, integrada por empresas fabless, foundries, IDMs, OSAT y proveedores de equipos, es clave para la industria automotriz y el análisis de fallas. Cada actor cumple un rol específico: las fabless diseñan chips complejos para sistemas críticos, las foundries aseguran la producción en nodos avanzados, las IDMs facilitan trazabilidad al integrar diseño y fabricación, y las OSAT detectan problemas en ensamblaje y pruebas. Los proveedores de equipos, por su parte, habilitan tecnologías necesarias para inspecciones precisas.

Cualquier interrupción en esta cadena afecta no solo la disponibilidad de semiconductores para vehículos, sino también la rapidez y efectividad del análisis de fallas, prolongando tiempos de diagnóstico y aumentando riesgos en aplicaciones donde la seguridad es prioritaria. Por ello, la colaboración entre fabricantes de chips y la industria automotriz es esencial para garantizar confiabilidad y optimizar procesos de detección y corrección de fallas.

2. Industria automotriz.

Los semiconductores se utilizan en múltiples mercados: electrónica de consumo, computación avanzada, telecomunicaciones, industria, y especialmente en el sector automotriz [CSFusion, 2025; Umbrex, 2024]. En automóviles modernos, permiten funciones críticas como control de frenado, gestión energética, conectividad y asistencia al conductor [AppInventiv, 2025]. Un vehículo convencional contiene alrededor de 834 chips en 2023, cifra que podría alcanzar 1 106 en 2029 [EP&T, 2025]. En vehículos eléctricos (EV), esa cifra es 2 a 3 veces mayor, y el valor de semiconductores por unidad va de USD 1,500 a 3,000 (EV) frente a 400-600 Ingeniería de circuito integrado (ICE) o vehículos a combustión interna.

El uso de semiconductores en el sector automotriz ha crecido de manera exponencial debido a la incorporación de tecnologías avanzadas como la electrificación, los sistemas ADAS, la conectividad V2X y las plataformas de Info entretenimiento. Estos componentes son esenciales para el control del tren motriz, la gestión de baterías, la integración de sensores y la ejecución de funciones críticas de seguridad. A diferencia de otros sectores, como la electrónica de consumo o las telecomunicaciones, donde el enfoque principal está en maximizar el rendimiento y la velocidad de procesamiento, la industria automotriz exige altos niveles de confiabilidad, durabilidad y tolerancia a condiciones extremas de temperatura y vibración.

Mientras que el mercado de semiconductores para dispositivos móviles y centros de datos representa más del 50 % de las ventas globales, el segmento automotriz, aunque menor en volumen, se distingue por sus estrictos requisitos de calidad y ciclos de vida prolongados, que pueden superar los diez años. Esta diferencia convierte al sector automotriz en un impulsor clave de estándares rigurosos y metodologías avanzadas de prueba, lo que impacta directamente en el diseño, la validación y el análisis de fallas de los componentes electrónicos.

El mercado automotriz alcanzó un valor de 74 mil millones de dólares en 2024 y se estima que llegará a 116 mil millones en 2030, con un crecimiento anual compuesto cercano al 8,4 %. Factores como la electrificación, los sistemas ADAS, la conectividad V2X y las regulaciones impulsan esta expansión. Durante 2021-2022, la escasez de semiconductores ocasionó la pérdida de 9,5 millones de unidades, aunque la situación mejoró en 2023. Estos retos han fomentado una colaboración estrecha entre fabricantes de semiconductores y la industria automotriz para garantizar confiabilidad, seguridad y eficiencia.

2.1. Organización Comercial para el Sector Automotriz

La distribución en el sector automotriz se organiza mediante una cadena estructurada que asegura calidad, trazabilidad y soporte en cada etapa. El proceso inicia con los fabricantes de semiconductores, tanto integrados (IDMs) como fabless, entre los que destacan empresas como NXP, Infineon, Renesas y STMicroelectronics. Estas compañías diseñan los chips automotrices y, en algunos casos, también los fabrican. Sin embargo, gran parte de la producción se subcontrata a fundiciones especializadas, como TSMC, que concentra aproximadamente el 70 % del mercado de microcontroladores (MCUs) según P³ Group (2024) y SIA-BCG (2024).

Posteriormente, los distribuidores autorizados —como Arrow, Avnet o Future Electronics— actúan como intermediarios logísticos entre fabricantes y clientes. Su función incluye la gestión de inventarios, soporte técnico y administración de pedidos. En el ámbito automotriz, los proveedores de primer nivel (Tier 1) suelen adquirir los chips a través de estas redes de distribución (CSET, 2023; Burkacky et al., 2022).

Los Tier 1, conformados por empresas como Bosch, Continental, Denso, Aptiv y ZF, integran los semiconductores en módulos electrónicos completos, tales como unidades de control (ECUs), sensores y cámaras. Estas compañías colaboran estrechamente con los fabricantes en el diseño y validación de los componentes (CSET, 2023; Yole Group, 2024).

Finalmente, los fabricantes de vehículos (OEMs), como Ford, Toyota, Volkswagen y GM, reciben los sistemas ya integrados por los Tier 1. Aunque no adquieren chips directamente, ejercen una influencia significativa en su selección y validación, especialmente en proyectos estratégicos relacionados con vehículos eléctricos y autónomos (Yole Group, 2024; P³ Group, 2024).

Este flujo se sustenta en contratos a largo plazo, acuerdos de calidad, auditorías y procesos de homologación, elementos esenciales para cumplir con los estándares técnicos y normativos del sector automotriz (PmarketResearch, 2025; McKinsey, 2022).

La dependencia de la industria automotriz respecto a los semiconductores es crítica, ya que estos componentes son el núcleo de sistemas electrónicos que controlan funciones vitales como la gestión del motor, la transmisión, la asistencia al conductor, la conectividad y las tecnologías avanzadas de seguridad. En el contexto de los vehículos eléctricos y autónomos, su relevancia se incrementa exponencialmente, dado que permiten el procesamiento de grandes volúmenes de datos, la integración de sensores y la comunicación entre múltiples módulos electrónicos.

En este escenario, el análisis de fallas adquiere una importancia estratégica. Una falla en un semiconductor puede generar desde la pérdida de funcionalidad en un módulo hasta riesgos severos para la seguridad del usuario final. Por ello, las metodologías de diagnóstico y verificación son esenciales para garantizar la confiabilidad y cumplir con los estrictos estándares de calidad y normativas internacionales. El análisis de fallas no solo permite identificar la causa raíz de los problemas, sino que también contribuye a optimizar los procesos de diseño, fabricación y validación, reduciendo costos y tiempos de desarrollo. Además, desempeña un papel clave en la prevención de recurrencias, ya que las lecciones aprendidas se integran en mejoras de procesos y controles, asegurando que los mismos errores no se repitan. En un entorno donde la trazabilidad y la seguridad son prioritarias, la capacidad de detectar, corregir y prevenir fallas de manera eficiente se convierte en un factor determinante para la competitividad de toda la cadena de suministro automotriz.

2.2. Desafíos en la industria automotriz

La incorporación de semiconductores en la industria automotriz plantea retos específicos que la diferencian de otros sectores tecnológicos. A diferencia de los dispositivos electrónicos de consumo, los automóviles deben funcionar en entornos sometidos a condiciones extremas de temperatura, humedad, vibración y exposición a contaminantes, lo que obliga a que los circuitos integrados cumplan con estrictos criterios de calidad, confiabilidad y seguridad funcional también conocida en inglés por functional safety (que garantiza que los sistemas electrónicos y eléctricos en sector automotriz deben garantizar que, incluso ante fallas, el riesgo se reduzca a un nivel aceptable.) (Gediya et al., 2025; Peddi et al., 2020). Asimismo, los vehículos presentan ciclos de vida significativamente más prolongados que los productos electrónicos convencionales, superando en muchos casos la década, lo que exige a los fabricantes de semiconductores garantizar soporte técnico y disponibilidad de componentes durante largos periodos (Lehndorff et al., 2022).

En este contexto, el análisis de fallas en semiconductores se ha consolidado como un elemento clave para asegurar la integridad de los sistemas electrónicos automotrices. Dicho análisis abarca inspecciones visuales, pruebas eléctricas y técnicas avanzadas como microscopía

electrónica, tomografía acústica y espectroscopía mediante haz iónico focalizado (Braun et al., 2021). La implementación de procesos de verificación bajo estándares automotrices, tales como AEC-Q100 y SAE-J1879, permite identificar defectos en diseño, soldadura, interconexiones y funcionalidad, garantizando trazabilidad y validación (Toshiba, 2019).

La reciente crisis global de semiconductores, agravada por la pandemia, fenómenos naturales y tensiones geopolíticas, evidenció la fragilidad del sector automotriz frente a interrupciones en el suministro. De acuerdo con McKinsey, más de 9,5 millones de vehículos dejaron de producirse en 2021, mientras que S&P Global estima pérdidas superiores a 210 mil millones de dólares entre 2020 y 2023 (Burkacky et al., 2022; BCG, 2022). Esta situación ha impulsado a los fabricantes y proveedores a diversificar sus fuentes de abastecimiento, incrementar inventarios estratégicos y, en algunos casos, desarrollar capacidades internas para el diseño y validación de semiconductores.

A estos retos se añaden desafíos emergentes:

- **Complejidad tecnológica creciente:** La incorporación de sistemas ADAS, electrificación y conectividad demanda chips más sofisticados, mientras la falta de madurez en nodos avanzados (≤ 7 nm) y la escasez de componentes analógicos y MEMS limitan la oferta (Rathert, 2020).
- **Validación extendida:** Protocolos como AEC-Q100 pueden resultar insuficientes para ciclos de vida prolongados, lo que ha impulsado el uso de metodologías como Robustness Validation y SELR.
- **Ciberseguridad:** La creciente interconexión vehicular exige componentes certificados bajo ISO 26262 para prevenir vulnerabilidades (Ahmad, 2020).
- **Riesgos geopolíticos:** Más del 50 % de la capacidad de producción futura se concentra en China, aumentando la exposición a restricciones regulatorias y logísticas (BCG, 2022).
- **Análisis post-fabricación avanzado:** Fabricantes como BMW han adoptado técnicas como STEM y ToF-SIMS para correlacionar defectos a nivel nanométrico con fallas funcionales (Braun et al., 2021).

Los semiconductores son pilares fundamentales para el desarrollo del vehículo inteligente, eléctrico y conectado, y su disponibilidad y confiabilidad se han convertido en factores estratégicos

para la competitividad del sector automotriz. Fortalecer las capacidades de análisis de fallas, diversificar proveedores, implementar validaciones robustas y adoptar estrategias de resiliencia será clave para garantizar seguridad, calidad y continuidad tecnológica en esta nueva era.

No obstante, analizar cada componente de manera exhaustiva no es viable, ya que este proceso resulta demasiado prolongado y costoso. Por ello, surge la necesidad de soluciones más eficientes. Este proyecto tiene como objetivo habilitar equipos de campo que permitan agilizar el análisis de fallas y ampliar la cobertura de pruebas, reduciendo tiempos y costos sin comprometer la confiabilidad. Con esta estrategia, se busca optimizar la trazabilidad y mejorar la capacidad de respuesta ante fallas, fortaleciendo la competitividad de toda la cadena de suministro automotriz.

Para comprender con mayor profundidad los retos previamente descritos, es necesario realizar un análisis detallado que permita identificar sus causas, implicaciones y posibles estrategias de mitigación. Este enfoque no solo facilitará una visión más clara de las dificultades técnicas y operativas, sino que también contribuirá a establecer lineamientos que optimicen los procesos de diagnóstico y mejoren la confiabilidad en entornos críticos.

2.3. Flujos de producción en sector automotriz

Durante todo el proceso, se aplican controles de calidad en puntos clave. Se revisan aspectos como el torque de los tornillos, el funcionamiento de los sistemas eléctricos y la apariencia visual. Si se detecta alguna falla, el vehículo se desvía a una estación de retrabajo sin afectar el ritmo de producción. Herramientas como el Control Estadístico de Procesos (CEP) y el ciclo PDCA (Planificar-Hacer-Verificar-Actuar) son fundamentales para mejorar continuamente la calidad (García, 2021).

Al final, el vehículo pasa por una revisión completa, donde se realizan pruebas dinámicas y se verifica que todo esté en orden. Si cumple con los estándares, se aprueba para su distribución. Este enfoque integral permite fabricar autos de manera eficiente, segura y con alta calidad, adaptándose a las demandas del mercado y a las especificaciones del cliente (López, 2020).



Ilustración 1 Imagen representativa de del proceso de ensamble de vehículos en OEM (StockCake, s. f.)

Durante todo el proceso, se aplican **controles de calidad** en puntos clave. Se revisan aspectos como el torque de los tornillos, el funcionamiento de los sistemas eléctricos y la apariencia visual. Si se detecta alguna falla, el vehículo se desvía a una estación de retrabajo sin afectar el ritmo de producción. Herramientas como el Control Estadístico de Procesos (CEP) y el ciclo PDCA (Planificar-Hacer-Verificar-Actuar) son fundamentales para mejorar continuamente la calidad. [scielo.org.mx]

Al final, el vehículo pasa por una revisión completa, donde se realizan pruebas dinámicas y se verifica que todo esté en orden. Si cumple con los estándares, se aprueba para su distribución. Este enfoque integral permite fabricar autos de manera eficiente, segura y con alta calidad, adaptándose a las demandas del mercado y a las especificaciones del cliente. [dialnet.unirioja.es].

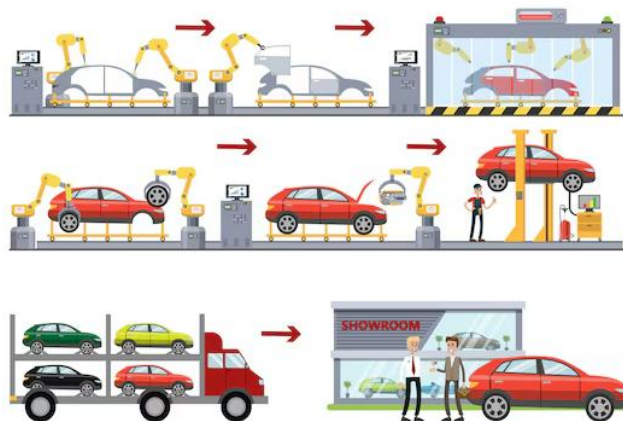


Ilustración 2 Imagen ilustrativa para representar proceso de manufactura de vehículos Dreamstime. (s. f)

2.4. Tipos de pruebas a nivel modulo en sector automotriz

Las pruebas eléctricas en el análisis de fallas son esenciales para garantizar la seguridad, funcionalidad y confiabilidad de los sistemas eléctricos y electrónicos en vehículos. Estos ensayos se aplican tanto en líneas de producción como en talleres de diagnóstico, abarcando desde verificaciones básicas hasta análisis complejos realizados con equipos especializados [García, 2021].

2.4.1 Tipos de pruebas eléctricas más comunes

1. Medición de voltaje y continuidad

Se utilizan multímetros digitales para verificar que los componentes reciban el voltaje adecuado y que los circuitos no estén abiertos o en corto. La continuidad garantiza que no existan interrupciones en el flujo eléctrico [Mofler, 2020].

2. Pruebas de resistencia

Se miden los valores de resistencia en sensores, bobinas y otros componentes eléctricos; desviaciones respecto a rangos especificados pueden indicar desgaste o fallos internos [Mofler, 2020].

3. Inspección visual y comprobación de conexiones

Se revisan cables, conectores, fusibles y relés en búsqueda de daños físicos, corrosión o conexiones flojas que puedan causar fallos intermitentes [MecánicosValencia, 2020].

4. Escaneo de códigos de falla (DTC)

Con herramientas OBD-II se accede a la ECU para leer códigos de error que apuntan a fallos en sensores, actuadores o módulos electrónicos [López, 2021].

5. Pruebas con osciloscopio

Se analizan señales en tiempo real para evaluar sensores de cigüeñal (CKP), árbol de levas (CMP) y la activación de bobinas de encendido [Mofler, 2020].

6. Pruebas de aislamiento y descarga en sistemas de alto voltaje

En vehículos eléctricos e híbridos se realizan pruebas de aislamiento, descarga segura de baterías y verificación de cero voltaje para evitar riesgos eléctricos [García, 2021].

2.4.2 Pruebas funcionales en diagnóstico de fallas más comunes.

La validación funcional es un proceso esencial para garantizar que los sistemas electrónicos automotrices, como microprocesadores, unidades de control (ECUs), sensores y actuadores, operen correctamente tanto en condiciones normales como en escenarios extremos. Este procedimiento se desarrolla mediante una serie de etapas interrelacionadas.

En primer lugar, se identifican las funciones críticas del sistema y se diseñan los casos de prueba correspondientes. Estos escenarios se elaboran considerando los requisitos del fabricante o del cliente e incluyen situaciones límite, fallos inducidos y factores ambientales como variaciones térmicas, fluctuaciones de voltaje e interferencias electromagnéticas [Isaza-González, 2017].

Posteriormente, se configura un entorno especializado para la ejecución de las pruebas. En esta fase se emplean plataformas avanzadas como *dSPACE*, *NI VeriStand*, *ETAS LABCAR* y *CANoe*, que permiten simular redes automotrices (CAN, LIN, FlexRay) y evaluar el comportamiento de las ECUs en tiempo real [Braun, 2021].

La siguiente etapa consiste en la ejecución y supervisión de las pruebas. Se inyectan señales de entrada al sistema mientras se monitorean las respuestas en tiempo real, lo que facilita la detección de errores lógicos, fallos de comunicación y desviaciones funcionales [Lehndorff, 2022].

El análisis de fallas no solo identifica defectos en los semiconductores, sino que también actúa como un sistema de retroalimentación para mejorar la producción. Cada falla detectada aporta información que permite ajustar parámetros de proceso, optimizar controles de calidad y corregir problemas en etapas como litografía, dopaje, deposición y encapsulado. Además, los datos obtenidos se integran en metodologías como FMEA y sistemas estadísticos, lo que ayuda a anticipar defectos, reducir variabilidad y aumentar el rendimiento en futuras fabricaciones. En síntesis, esta retroalimentación fortalece la confiabilidad del producto y disminuye costos asociados a reprocesos y devoluciones.

Una vez obtenidos los resultados, se realiza un análisis comparativo entre los valores esperados y los observados implementa un ciclo de retroalimentación que incluye ajustes en

hardware, firmware o en los propios casos de prueba. Este proceso se repite hasta que el sistema cumple con los estándares establecidos [Ahmad, 2020].[Surange, 2024].

Este enfoque integral permite validar el funcionamiento del sistema desde las primeras etapas del desarrollo, reduciendo el riesgo de fallas en producción y garantizando la confiabilidad y seguridad del vehículo [McKinsey, 2022].

El análisis de fallas funcionales en entornos reales plantea desafíos complejos debido a la naturaleza dinámica de las condiciones de operación. Uno de los principales problemas es la dificultad para recrear el escenario exacto donde ocurre la falla, ya que estas suelen manifestarse bajo combinaciones específicas de temperatura, voltaje, carga y factores ambientales que no siempre son reproducibles en laboratorio. Esta limitación complica la identificación de la causa raíz y prolonga los tiempos de diagnóstico.

Otro reto significativo es la intermitencia de las fallas, que pueden aparecer de manera esporádica durante el uso prolongado del vehículo, lo que dificulta su detección mediante pruebas convencionales. A esto se suma la escasa disponibilidad de datos en tiempo real, pues muchos sistemas automotrices no registran información detallada del estado interno del microprocesador en el momento de la falla, reduciendo la trazabilidad del problema.

La complejidad del ecosistema electrónico en automoción también incrementa la dificultad del análisis. Los microprocesadores interactúan con múltiples módulos y sensores, por lo que una falla funcional puede originarse en la interacción entre hardware, software y condiciones externas. Finalmente, el impacto en la seguridad y confiabilidad exige que el análisis sea rápido y preciso, ya que cualquier retraso puede afectar la disponibilidad del vehículo y generar riesgos para el usuario.

3. Análisis de fallas nivel semiconductor

El análisis de fallas en semiconductores constituye una fase crítica del ciclo de vida de desarrollo y validación de dispositivos electrónicos, especialmente en microprocesadores como la familia i.MX. Su propósito es identificar la causa raíz de un mal funcionamiento, ya sea por defectos de fabricación, degradación, errores de diseño o condiciones ambientales adversas. Para

ello se utilizan pruebas eléctricas, inspección física y técnicas de caracterización avanzada, apoyadas en equipos especializados que permiten una evaluación precisa del dispositivo.

En el caso de la familia i.MX, este análisis adquiere una relevancia estratégica debido a su uso en aplicaciones críticas como sector automotriz, donde la confiabilidad es esencial. Las fallas en estos dispositivos pueden impactar directamente en la seguridad funcional y en la continuidad operativa de los sistemas que los integran. Además, la complejidad arquitectónica de los i.MX, que combina núcleos heterogéneos y subsistemas especializados, exige metodologías robustas para aislar y diagnosticar problemas.

El objetivo último del análisis de fallas es resolver problemas existentes, mejorar la calidad y confiabilidad del producto, y prevenir la reincidencia de defectos en futuras generaciones. Esto se logra mediante la retroalimentación hacia el diseño, la optimización de procesos de fabricación y la implementación de controles que reduzcan riesgos. En otras palabras, no se trata solo de corregir un dispositivo defectuoso, sino de fortalecer todo el ciclo de desarrollo para garantizar productos más seguros y eficientes. [SPR-01].

3.1. Etapas Iniciales del Análisis

El proceso comienza con la recolección de información contextual sobre la falla, incluyendo resultados de pruebas funcionales, condiciones de operación (voltajes, temperaturas, ciclos de uso) y reportes de fallas en campo o durante validación [NASA-01]. Posteriormente, se realiza una verificación eléctrica básica a nivel modulo, midiendo parámetros como el consumo de corriente, continuidad entre pines y presencia de cortocircuitos o líneas abiertas. Estas pruebas confirman la existencia de la falla y orientan el análisis hacia el área afectada [SEM-01].

Una vez confirmada la falla, se aplican pruebas funcionales específicas para evaluar el comportamiento del microprocesador en condiciones controladas. [NASA-01]. En la familia i.MX93, estas pruebas se centran en componentes críticos como los procesadores ARM Cortex-A55, sistemas de seguridad, memorias internas (OCRAM, interfaces DDR), periféricos integrados (CAN-FD, UART, SPI, I²C) y buses de comunicación internos.

Se utilizan patrones funcionales que reproducen escenarios reales de operación, incluyendo secuencias de arranque, transferencia de datos, ejecución de instrucciones y comunicación entre núcleos heterogéneos, con el fin de determinar si la falla es lógica, eléctrica o estructural. Este enfoque permite verificar la integridad funcional del sistema y descartar problemas derivados de interconexiones o degradación física.

En aplicaciones automotrices, donde la confiabilidad es esencial, estas pruebas no solo confirman el alcance del daño, sino que también aportan información clave para la corrección del diseño, la mejora de firmware y la prevención de fallas recurrentes en futuras revisiones (NXP, 2023; NASA, 2021).

Después de verificar la falla a nivel microprocesador, este se remueve y se envía a las empresas que manufacturan el procesador para realizar análisis más detallado en el componente.

3.2. Análisis Eléctrico

Para caracterizar eléctricamente la falla, se emplean equipos como el Curve Tracer, que permite visualizar las curvas I-V de los nodos afectados, y el Semiconductor Parameter Analyzer, como el Agilent B1500A, que ofrece mediciones precisas de voltaje, corriente, resistencia y capacitancia. Estos instrumentos son esenciales para identificar comportamientos anómalos como fugas, cortos internos o variaciones en la impedancia de los nodos.

Estas pruebas no solo validan modelos de falla, sino que también permiten correlacionar los resultados con los síntomas observados en pruebas funcionales, aportando información crítica para la toma de decisiones.

Tipo de deducciones que ayudan a tomar decisiones:

- Determinar si el dispositivo puede ser recuperado mediante rework o si debe ser descartado.
- Identificar si la falla es atribuible al diseño, al proceso de fabricación o a condiciones de operación.
- Identificar sensibilidad a estrés térmico.

- Definir acciones correctivas: ajustes en parámetros de prueba, cambios en el diseño, o mejoras en el control de calidad.

Características que indican daño por EIPD (Electrical Induced Physical Damage):

- Evidencia física: quemaduras localizadas, carbonización, fracturas en encapsulado, deformación de pines.
- Indicadores eléctricos: cortocircuitos entre nodos, alta corriente de fuga, pérdida total de funcionalidad.

Características que indican un defecto de ensamble:

- Evidencia física: soldaduras frías, falta de coplanaridad, pines doblados, contaminación en contactos, mala alineación del encapsulado.
- Indicadores eléctricos: fallas intermitentes, errores en comunicación de buses, inestabilidad térmica sin daño severo en el silicio.

Estas deducciones permiten no solo identificar el problema inmediato, sino también retroalimentar el diseño y los procesos para prevenir reincidencias, mejorando la robustez del producto y reduciendo costos asociados a retrabajos y devoluciones. [Semitracks, s. f.; EESemi, 2001].

3.3. Análisis Funcional

Las pruebas funcionales constituyen un pilar esencial en el ciclo de validación de microprocesadores, ya que permiten garantizar que el dispositivo cumple con las especificaciones de diseño y opera de manera confiable bajo condiciones reales de uso. A diferencia de las pruebas iniciales de diseño, que se enfocan en la verificación teórica y simulada, las pruebas funcionales se realizan sobre el hardware físico, evaluando su comportamiento frente a escenarios prácticos y condiciones extremas (NXP, 2023). Este proceso es crítico en arquitecturas complejas como la familia i.MX93, diseñada para aplicaciones en entornos automotrices, donde la seguridad funcional y la tolerancia a fallos son requisitos normativos y operativos.

La relevancia de estas pruebas radica en que los microprocesadores modernos integran múltiples subsistemas, núcleos heterogéneos y periféricos avanzados que interactúan de manera

simultánea. Un error en cualquiera de estos componentes puede comprometer la integridad del sistema completo, afectando desde la inicialización hasta la ejecución de aplicaciones críticas. Por ello, las pruebas funcionales abarcan aspectos lógicos, eléctricos y estructurales, asegurando que cada bloque del dispositivo opere dentro de los parámetros definidos por el fabricante y las normas internacionales (JEDEC, 2019).

Tipos de pruebas funcionales y su aplicación en i.MX93

1. Pruebas de inicialización y arranque.

Estas pruebas verifican que el dispositivo ejecute correctamente las secuencias de arranque, incluyendo la carga del bootloader, la activación de memorias internas y periféricos, así como la configuración de relojes y voltajes. En el caso del i.MX93, esta etapa es crítica debido a la presencia de subsistemas seguros como EdgeLock, que requieren una inicialización ordenada para garantizar la protección criptográfica desde el primer ciclo de reloj (NXP, 2023). Un error en esta fase puede indicar problemas en la lógica de control, corrupción de memoria o fallas en el sistema de alimentación, lo que comprometería la estabilidad del sistema completo (NASA, 2021).

2. Pruebas de CPU y ejecución de instrucciones

En esta categoría se aplican patrones que ejercitan las unidades de procesamiento mediante operaciones aritméticas, lógicas y de control de flujo. Para el i.MX93, se evalúan los núcleos ARM Cortex-A55 y el subsistema seguro EdgeLock, verificando la correcta ejecución de instrucciones SIMD y NEON, además de la coherencia en el manejo de excepciones. Estas pruebas permiten detectar errores en la lógica interna del procesador, como fallos en la unidad de predicción de saltos o inconsistencias en la ejecución paralela (NXP, 2023).

3. Pruebas de buses internos y comunicación.

Los buses AXI y AHB son responsables de la transferencia de datos entre CPU, memorias y periféricos. Las pruebas funcionales en esta área se enfocan en asegurar la integridad de las señales, la sincronización y la ausencia de bloqueos que puedan afectar el rendimiento global. Se monitorean parámetros como latencia, coherencia de caché y arbitraje de prioridades, aspectos fundamentales en arquitecturas multicore (Semitracks, s. f.).

4. Pruebas de periféricos

Los periféricos son la interfaz del microprocesador con el mundo exterior, por lo que su correcto funcionamiento es indispensable. En el i.MX93, se incluyen interfaces como UART, SPI, I²C, CAN-FD y Ethernet, que son sometidas a patrones de tráfico real para confirmar la transmisión y recepción de datos sin errores. Las fallas en esta etapa pueden señalar problemas en la lógica de control, defectos físicos en las líneas de conexión o errores en la configuración de protocolos (EESemi, 2001).

5. Pruebas bajo condiciones extremas

Finalmente, el dispositivo se somete a variaciones de temperatura, voltaje y frecuencia para evaluar su comportamiento en escenarios críticos. Estas pruebas permiten identificar fallas latentes que podrían manifestarse en campo, como degradación de interconexiones, inestabilidad en reguladores internos o pérdida de sincronización en relojes (JEDEC, 2019). En aplicaciones automotrices, donde las temperaturas pueden oscilar entre -40 °C y 125 °C, estas pruebas son obligatorias para cumplir con estándares de seguridad funcional.

Deducciones y toma de decisiones basadas en pruebas funcionales

El análisis de los resultados obtenidos en las pruebas funcionales permite realizar deducciones clave para definir acciones correctivas. Entre las más relevantes se encuentran:

- Identificación del origen del problema: Determinar si la falla es lógica (error de diseño), eléctrica (sobrevoltaje, ESD) o estructural (defecto físico en el silicio).
- Evaluación del impacto: Estimar si el defecto compromete la confiabilidad del sistema o si se trata de un evento aislado.
- Definición de acciones: Decidir si se requiere retrabajo, ajuste en parámetros de prueba, cambios en el diseño o mejoras en el proceso de fabricación.
- Prevención de reincidencias: Retroalimentar el diseño y los procesos para evitar que el mismo tipo de falla ocurra en futuras generaciones (NASA, 2021; Semitracks, s. f.).

Defectos de fabricación en silicio y su detección

Los defectos originados en el proceso de fabricación del silicio pueden presentarse en diversas formas y son detectables mediante inspección física y pruebas eléctricas. Entre los más comunes se encuentran:

- Puentes metálicos o cortocircuitos internos: Generan corrientes anómalas y pérdida total de funcionalidad.
- Aperturas en interconexiones: Provocan nodos flotantes y fallas intermitentes.
- Contaminación en capas dieléctricas: Incrementa la corriente de fuga y reduce la confiabilidad del dispositivo.
- Variaciones en el dopaje: Alteran las características eléctricas, afectando velocidad y consumo energético.
- Defectos en el encapsulado del silicio: Aunque menos comunes, pueden causar estrés mecánico y fracturas internas (EESemi, 2001; JEDEC, 2019).

Estos defectos se diferencian de los problemas de ensamble, que suelen manifestarse como soldaduras frías, falta de coplanaridad o contaminación en contactos, sin daño físico severo en el chip.

Las pruebas funcionales no solo validan el correcto funcionamiento del microprocesador, sino que también constituyen una herramienta estratégica para mejorar la calidad del diseño y la robustez del producto final. En arquitecturas como la i.MX93, donde la seguridad funcional es crítica, estas pruebas permiten anticipar fallas, reducir riesgos y garantizar la confiabilidad en entornos exigentes como automotriz. La integración de metodologías avanzadas y la retroalimentación continua entre diseño y validación son factores clave para enfrentar los retos de la creciente complejidad en sistemas embebidos (NXP, 2023; JEDEC, 2019).

3.4. Análisis Físico y Técnicas de Localización Fallas

El análisis de fallas en semiconductores constituye una fase crítica del ciclo de vida de desarrollo y validación de dispositivos electrónicos, especialmente en microprocesadores como la familia i.MX. Su propósito es identificar la causa raíz de un mal funcionamiento, ya sea por defectos de fabricación, degradación, errores de diseño o condiciones ambientales adversas. Para ello se utilizan pruebas eléctricas, inspección física y técnicas de caracterización avanzada, apoyadas en equipos especializados que permiten una evaluación precisa del dispositivo.

En el caso de la familia i.MX, este análisis adquiere una relevancia estratégica debido a su uso en aplicaciones críticas como automoción, donde la confiabilidad es esencial. Las fallas en estos dispositivos pueden impactar directamente en la seguridad funcional y en la continuidad operativa de los sistemas que los integran. Además, la complejidad arquitectónica de los i.MX, que combina núcleos heterogéneos y subsistemas especializados, exige metodologías robustas para aislar y diagnosticar problemas.

El objetivo último del análisis de fallas es resolver problemas existentes, mejorar la calidad y confiabilidad del producto, y prevenir la reincidencia de defectos en futuras generaciones. Esto se logra mediante la retroalimentación hacia el diseño, la optimización de procesos de fabricación y la implementación de controles que reduzcan riesgos. En otras palabras, no se trata solo de corregir un dispositivo defectuoso, sino de fortalecer todo el ciclo de desarrollo para garantizar productos más seguros y eficientes. [SPR-01].

Para acceder a capas internas sin dañar completamente el chip, se utiliza la técnica Focused Ion Beam (FIB), que permite cortes transversales precisos, exponer vías internas y preparar muestras para análisis posteriores. Además, el FIB puede realizar reparaciones temporales para validar hipótesis sobre la falla [ASM-01], [HAS-01].

Otra categoría incluye el análisis de emisión de luz y térmico. La microscopía de emisión (EMMI) detecta fotones emitidos por transiciones eléctricas anómalas, mientras que la Lock-in Thermography (LIT) permite visualizar puntos calientes en el dado, indicando sobrecalentamiento por cortocircuitos o fugas de corriente [NASA-01].

Entre las técnicas más avanzadas se encuentran OBIRCH (Optical Beam Induced Resistance Change) y LIVA (Light-Induced Voltage Alteration). OBIRCH utiliza un láser infrarrojo para inducir cambios de resistencia en el chip, permitiendo localizar cortocircuitos internos y fugas de corriente. LIVA, por su parte, detecta alteraciones de voltaje inducidas por luz, lo que permite mapear la actividad eléctrica del chip y localizar nodos defectuosos.

Estas técnicas requieren equipos especializados que combinan láseres de precisión con sistemas de adquisición de datos sincronizados, y son especialmente útiles en análisis de fallas en tecnologías avanzadas de bajo consumo y alta densidad de integración. [EESemi, 2001; Thermo Fisher, 2025].

Finalmente, para identificar posibles contaminantes o defectos de proceso, se utiliza la espectroscopía de rayos X por dispersión de energía (EDS/EDX), integrada en sistemas SEM o

TEM. Esta técnica permite realizar un análisis químico de los materiales presentes en el chip, detectando residuos metálicos, contaminación por iones, o problemas en el dopaje de las capas semiconductoras.

Este tipo de análisis es crucial cuando la falla está relacionada con procesos de fabricación, como defectos en la metalización, migración electromigrativa, o contaminación cruzada entre lotes. [SpringerLink, 1999; EESemi, 2001].

4. Familia de procesadores i.MX 93/91

La identificación y estudio de fallas en microprocesadores es una actividad esencial para asegurar la confiabilidad y la seguridad funcional en sistemas embebidos. En arquitecturas avanzadas como la serie i.MX93 de NXP, esta labor cobra especial importancia debido a su complejidad y a su integración en aplicaciones críticas como automotriz, donde los márgenes de error son mínimos (NXP, 2023). Este dispositivo incorpora unidades de procesamiento complejas, esquemas de seguridad, y múltiples interfaces de comunicación, lo que incrementa la posibilidad de errores tanto en el plano lógico como eléctrico y físico. Por ello, el análisis de fallas no se limita a la detección temprana, sino que también busca determinar la causa raíz y definir acciones correctivas que optimicen el diseño y prevengan recurrencias en futuras generaciones. Este enfoque sistemático es indispensable para cumplir con estándares internacionales y garantizar un funcionamiento confiable en entornos exigentes (JEDEC, 2019; NASA, 2021).

Los procesadores de aplicaciones i.MX 93/91 ofrecen aceleración eficiente para aprendizaje automático (ML) y seguridad avanzada mediante la integración del enclave seguro EdgeLock, diseñado para respaldar la computación en el borde con eficiencia energética. [NXP, 2025; Jagannathan, 2023].

Estos procesadores son los primeros en la familia i.MX que incorporan el núcleo escalable Arm Cortex-A55, lo que aporta rendimiento y eficiencia energética a aplicaciones en el borde basadas en Linux®. Además, integran la micro NPU Arm Ethos™-U65, permitiendo a los desarrolladores crear aplicaciones de ML más potentes, rentables y con bajo consumo de energía. [NXP, 2025; AllElectroHub, 2025].

Pensados para optimizar el rendimiento y la eficiencia energética en dispositivos automotrices, los i.MX 93 están contruidos sobre la innovadora arquitectura Energy Flex de NXP. Estos SoCs ofrecen un conjunto amplio de periféricos orientados a los segmentos de mercado automotriz para consumidores.

4.1. APLICACIONES

Con base en la información recopilada, los procesadores i.MX93 de NXP están diseñados para atender una variedad de nichos de mercado y clientes potenciales, especialmente en aplicaciones que requieren eficiencia energética, seguridad avanzada y capacidades de aprendizaje automático en el borde (Edge AI). [NXP-03]

4.1.1 Automotriz

- Reconocimiento de audio y voz
- Controlador de recursos en una red
- Gateway de bajo costo
- Interfaz de cargadores eléctrico para vehículos eléctricos.

4.1.2 Consumidores

- Receptores de audio/video (AV)
- Barra de sonido
- Sonido envolvente y barras de sonido
- Altavoces inalámbricos o conectados en red

4.1.3 Industrial

- Gateways

- Controladores remotos
- Escaners
- HMI
- Machine vision

4.2. Contexto histórico y aprendizajes

La evolución de los sistemas embebidos ha permitido integrar arquitecturas más eficientes y seguras en aplicaciones críticas como automotriz, industrial y médico. Cada generación ha traído mejoras importantes, pero también retos técnicos que han impactado la confiabilidad y los tiempos de desarrollo (Blog NXP, 2023).

Las primeras familias ofrecieron estabilidad y soporte a largo plazo, lo que facilitó su adopción en productos con ciclos de vida extendidos. Posteriormente, plataformas como i.MX8 incorporaron virtualización, procesamiento gráfico avanzado y compatibilidad con múltiples sistemas operativos, habilitando aplicaciones más complejas como visión artificial e Info-entretenimiento. Sin embargo, estas mejoras también introdujeron desafíos: errores en subsistemas críticos, incompatibilidades de memoria y problemas en la integración de periféricos (Jagannathan, 2023).

Aprendizajes clave para i.MX91/93

La experiencia adquirida con i.MX8 ha sido fundamental para enfrentar los retos de la nueva familia i.MX91/93. Entre los aprendizajes más relevantes destacan:

- **Impacto del ABA Swap:**

El intercambio de lotes (ABA swap) se convirtió en una herramienta esencial para aislar fallas relacionadas con variabilidad de proceso. Esta práctica permitió confirmar hipótesis sobre defectos eléctricos y reducir tiempos de diagnóstico, mejorando la confiabilidad del análisis (NXP, 2023).

- **Pruebas funcionales y reboleo:**

Un reboleo completo —reinicio y reconfiguración del entorno de prueba— es crítico para evitar sesgos y estados residuales en el hardware. Aunque consume tiempo, garantiza resultados reproducibles y previene falsos positivos. La experiencia demuestra que un buen reboleo es la base para pruebas funcionales confiables (Jagannathan, 2023).

- **Validación funcional:**

En i.MX8 se aprendió que no basta con probar el flujo principal; es necesario incluir escenarios límite y condiciones de estrés.

- **Frecuencias:**

Las variaciones en frecuencia, especialmente en modos de bajo consumo y escalamiento dinámico (DVFS), fueron fuente de errores en generaciones anteriores. Ahora se realizan pruebas prolongadas y transiciones rápidas entre dominios de frecuencia para garantizar estabilidad y evitar problemas de sincronización (Jagannathan, 2023).

- **Voltajes:**

Las fluctuaciones de voltaje y la interacción entre dominios de alimentación han impactado históricamente la confiabilidad. En i.MX8 se identificaron caídas transitorias y respuesta lenta de reguladores.

- **Pruebas térmicas:**

Las pruebas térmicas fueron un área donde se identificaron oportunidades de mejora en i.MX8. Las variaciones de temperatura afectaban la estabilidad del sistema, provocando fallas intermitentes en periféricos y errores en sincronización de reloj.

Automatización de pruebas:

Uno de los puntos débiles en el análisis de fallas de i.MX8 fue la falta de automatización en las pruebas funcionales durante el análisis de fallas. La ejecución manual prolongaba los tiempos de diagnóstico y aumentaba el riesgo de errores humanos, especialmente en escenarios complejos que requerían múltiples configuraciones y reboleos.

Retos que fortalecen la solución

Estos aprendizajes han impulsado mejoras en las metodologías:

- Reducir el tiempo de reboleo sin comprometer calidad.
- Monitorear frecuencia, voltaje y temperatura en condiciones dinámicas.
- Diseñar estrategias para aislar fallas intermitentes en entornos con alta variabilidad de proceso.
- Integrar automatización sin perder flexibilidad para pruebas específicas.

Cada reto ha contribuido a soluciones más robustas, reduciendo tiempos de respuesta y aumentando la confiabilidad en proyectos críticos (Blog NXP, 2023).

Los aprendizajes obtenidos en i.MX8 han sido esenciales para optimizar el análisis de fallas en i.MX91/93. La incorporación de pruebas automatizadas, monitoreo en tiempo real y validaciones térmicas, junto con mejoras en la generación de imágenes personalizadas y control de voltajes y frecuencias, ha reducido tiempos de diagnóstico y aumentado la confiabilidad del producto. Estos avances reflejan un proceso de mejora continua que sienta las bases para futuras generaciones de sistemas embebidos (Blog NXP, 2023; Jagannathan, 2023).

5. Propuesta de solución

La presente investigación plantea una metodología integral orientada a ampliar la cobertura en la detección de anomalías funcionales y estructurales, así como a optimizar los tiempos de diagnóstico en la nueva arquitectura de microprocesadores de NXP. El enfoque se fundamenta en la experiencia acumulada en generaciones previas, incorporando aprendizajes críticos y prácticas avanzadas que fortalecen los procesos de verificación y validación. Se incluyen técnicas específicas como pruebas eléctricas, pruebas funcionales dinámicas bajo condiciones de estrés térmico y eléctrico, así como procedimientos de reboleo controlado para garantizar la integridad de las interconexiones. Esta estrategia busca incrementar la confiabilidad del proceso, mejorar la trazabilidad de los resultados y asegurar la repetibilidad en entornos de alta complejidad.

La solución propuesta consiste en el desarrollo de un conjunto completo de pruebas que abarca diferentes niveles de análisis:

- Inspección física y estructural, mediante técnicas como inspección óptica, rayos X y análisis acústico para identificar defectos en soldaduras y conexiones internas.
- Pruebas eléctricas y reboleo, orientadas a garantizar la estabilidad del sistema frente a variaciones de voltaje y frecuencia, así como la correcta inicialización del hardware para evitar sesgos en los resultados.

- Pruebas funcionales avanzadas, que incluyen comunicación por puerto serial, evaluación de periféricos, revisión de configuraciones de seguridad y validación de comunicación con memorias DDR. Estas pruebas se ejecutan bajo diferentes configuraciones para cubrir escenarios límite y condiciones de estrés.
- Pruebas térmicas automatizadas, que simulan ciclos extremos de temperatura y monitorean el comportamiento eléctrico en tiempo real, asegurando la confiabilidad del dispositivo en entornos críticos.

Un elemento diferenciador de esta metodología es la automatización de pruebas, implementada para **reducir la intervención manual** y mejorar la trazabilidad. La automatización permite ejecutar secuencias programadas, monitorear voltajes, frecuencias y temperatura. Esta integración no solo **acelera el diagnóstico**, sino que también **garantiza la repetibilidad** y consistencia de los resultados.

La metodología empleada combina un enfoque cualitativo, basado en experiencias previas con familias como i.MX8, y un análisis cuantitativo para identificar patrones y comportamientos comunes entre generaciones. Esta combinación permitió **diseñar una estrategia más eficiente** para el manejo y análisis de componentes sospechosos de falla, **reduciendo riesgos, costos y tiempos de respuesta**.

Finalmente, las pruebas desarrolladas tienen aplicación directa en entornos automotrices, donde la confiabilidad de los sistemas electrónicos es crítica para la seguridad y el desempeño de los vehículos. Este enfoque preventivo y sistemático contribuye a fortalecer los procesos de verificación y establece una base sólida para futuras generaciones de microprocesadores.

En los siguientes subtemas de este capítulo, se integraron las herramientas implementadas para desarrollar la estrategia. Estas herramientas permiten identificar defectos físicos y eléctricos, optimizar la ejecución de pruebas funcionales y validar el comportamiento de microprocesadores en condiciones extremas. La selección se realizó considerando precisión, repetibilidad y capacidad de automatización, con el objetivo de reducir los tiempos de diagnóstico y aumentar la confiabilidad y cobertura de detección de fallas. Entre ellas se incluyen procedimientos que ya existían con anterioridad y que únicamente se implementaron en esta metodología para complementar la detección de fallas de campo, por ejemplo: inspección óptica, rayos X, equipos para análisis acústico CSAM, limpieza de BGA y pruebas eléctricas con trazador de curvas (PROMETEO).

El aporte en esta metodología de análisis de fallas estuvo enfocado en que los procedimientos ya existentes sigan aplicando en esta nueva tecnología I.MX93/91 y mejorar los procedimientos de reboleo, y la implementación de pruebas funcionales de plataformas de comunicación serial, verificadores de periféricos, instrumentos para monitoreo eléctrico y térmico, así como entornos automatizados para pruebas funcionales como herramientas de configuración de módulos internos (Config tool), estrés de memorias DDR (DDR stress), entre otros. Cada herramienta cumple un rol específico dentro de la estrategia, contribuyendo a la detección temprana de fallas y a la generación de datos consistentes para la toma de decisiones.

5.1. Inspección óptica y detección de fallas mecánicas

La inspección óptica y la detección de fallas mecánicas son técnicas esenciales para garantizar la calidad de los semiconductores (Zhu et al., 2022). La inspección óptica se realiza mediante microscopios, cámaras especializadas y sistemas automatizados con inteligencia artificial, lo que permite identificar defectos superficiales como grietas, rayaduras o contaminación, incluso utilizando luz infrarroja y ultravioleta para revelar detalles invisibles a simple vista (Singer et al., 2025; Abu Ebayyeh & Mousavi, 2020).

Esta técnica implementada en los laboratorios de campo es un proceso estándar que se aplica a todos los componentes al inicio de todos los análisis y enfocada en la familia de I.MX93 aporta beneficios significativos:

- Mejoran los procesos de fabricación cuando se detecta una falla mecánica asociada a un proceso de fabricación.
- Reduce costos en la detección temprana de incidentes en campo que no son asociados a un problema del fabricante de procesadores.
- El fabricante puede generar resultados de fallas desde el campo.
- Genera documentación técnica sólida (Khope & Kshirsagar, 2025; yieldWerx, s.f.).

Inspeccionar y analizar los semiconductores no solo permite detectar problemas, sino que fortalece la producción, asegura la calidad final y protege la reputación de la empresa (UnitxLabs, 2025).



Ilustración 3 Microscopio y cámara de inspección. Herramienta utilizada para inspección óptica en análisis de fallas.

5.2. Limpieza de BGAs

El proceso de limpieza de componentes con tecnología BGA (Ball Grid Array) es una etapa crítica en el análisis de fallas de semiconductores, ya que permite acceder a las esferas de soldadura y al sustrato para realizar inspecciones precisas (Lee, 2025). Este procedimiento inicia con el retiro controlado del BGA, mediante una estación de retrabajo que aplica calor siguiendo un perfil térmico definido, evitando delaminaciones o fracturas internas por estrés térmico (Massabuau et al., 2019). Posteriormente, se eliminan los residuos de soldadura utilizando una pistola especializada de aire caliente y otra pistola de succión, asegurando la integridad de las superficies (Booto Tokime et al., 2019).

La limpieza química con alcohol isopropílico o soluciones específicas elimina restos de flux y contaminantes que podrían afectar pruebas eléctricas o visuales (Khope & Kshirsagar, 2025). Finalmente, se realiza una inspección visual, para verificar la calidad del proceso (Singer et al., 2025).

Esta técnica implementada en los laboratorios de campo enfocada en la familia de I.MX93 aporta beneficios significativos:

- Permite inspeccionar directamente las esferas de soldadura,
- Mejora la precisión del análisis al reducir interferencias,

- Previene daños adicionales y asegura condiciones óptimas para procesos posteriores como reboleo o pruebas funcionales (Zhu et al., 2022).

En síntesis, la limpieza de BGAs constituye una inversión en la confiabilidad del diagnóstico y en la eficiencia de los procesos de mejora continua (UnitxLabs, 2025).



Ilustración 4 Equipo de limpieza de BGAs

5.3. Pruebas eléctricas usando Prometeo

Los trazadores de curvas automáticos son herramientas esenciales en el diagnóstico de fallas eléctricas en semiconductores, ya que permiten evaluar el estado de los componentes sin energizarlos, reduciendo riesgos durante el análisis (Zhu et al., 2022). Estos equipos aplican voltajes entre terminales y miden la corriente, generando curvas características que facilitan la identificación de fallas paramétricas (Singer et al., 2025). Por ejemplo, un cortocircuito se refleja en una curva casi vertical, mientras que un circuito abierto aparece como una línea horizontal; las fugas de corriente se evidencian mediante pendientes leves en zonas que deberían ser planas (Lee, 2025).

En dispositivos como I.MX93/91, las curvas permiten diferenciar entre componentes funcionales y dañados: un pad en buen estado genera curvas escalonadas según la corriente de base. (Massabuau et al., 2019).

Entre las ventajas de esta técnica destacan:

- La rapidez en la detección de fallas paramétricas,
- La naturaleza no invasiva del método,
- La reducción del riesgo de daño

- Automatización, mejorando la precisión y facilita la inclusión de resultados en reportes técnicos (Khope & Kshirsagar, 2025).

En conclusion, la experiencia con los trazadores de curvas automáticos utilizados en I.MX8 optimizaron la confiabilidad del diagnóstico y la eficiencia en procesos de análisis eléctrico, por los que habilitar esta herramienta es esencial para minimizar tiempos de análisis y maximizar precisión y respuesta a clientes.



Ilustración 5 PROMETEO tool hardware

5.4. XRAY detección de fallas internas

El análisis mediante rayos X (XRAY) es una técnica no destructiva que permite inspeccionar el interior de los componentes sin comprometer su integridad, utilizando radiación de alta energía para generar imágenes en escala de grises donde los materiales densos se visualizan más oscuros (Massabuau et al., 2019). El procedimiento se realiza en cámaras especializadas ajustando parámetros como ángulo, zoom e intensidad, y en equipos avanzados se complementa con tomografía computarizada (CT) para obtener reconstrucciones tridimensionales (Lee, 2025).

Esta técnica resulta especialmente útil en encapsulados con conexiones ocultas, como BGAs, QFNs o CSPs, permitiendo detectar defectos internos como voids, soldaduras frías, fracturas, defectos de proceso en los cableado interno de componentes y cables fundidos por incrementos de corriente, que no son visibles mediante inspección óptica convencional (Singer et al., 2025).

Entre sus ventajas destacan:

- La inspección interna sin daño,
- La rapidez en el diagnóstico
- Generación de imágenes claras para documentación técnica (Zhu et al., 2022).

El análisis por rayos X es una herramienta indispensable para la evaluación estructural de semiconductores, aportando precisión y eficiencia en procesos de diagnóstico.

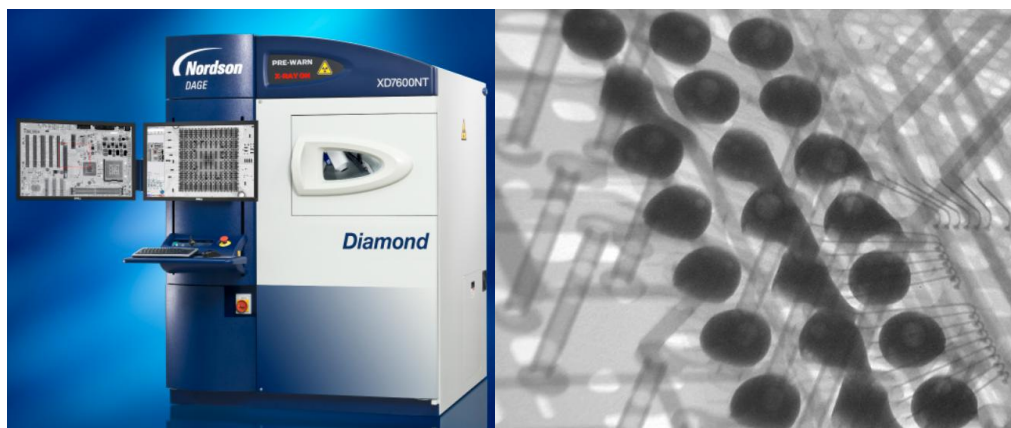


Ilustración 6 Maquina de XRAY

5.5. CSAM para detección de delaminaciones

El microscopio acústico de barrido (CSAM) es una técnica no destructiva utilizada para detectar defectos internos como delaminaciones, vacíos y grietas en encapsulados de semiconductores mediante ondas ultrasónicas (Massabuau et al., 2019). El procedimiento consiste en sumergir el componente en agua desionizada para facilitar la transmisión acústica, emitiendo pulsos ultrasónicos que se reflejan en las interfaces internas y se convierten en imágenes acústicas que revelan anomalías estructurales (Lee, 2025).

Entre sus ventajas destaca:

- la capacidad de inspeccionar el interior del dispositivo sin abrirlo, ajustando la profundidad de enfoque para analizar distintas capas (Zhu et al., 2022).
- Detectar delaminaciones causadas por factores externos a la fabricación del componente.
- Brindar evidencia sólida a clientes de daños ocasionados en el campo.

El CSAM complementa eficazmente el análisis de fallas, ofreciendo una visión clara de defectos estructurales críticos. En conclusión, se trata de una herramienta precisa, segura y no invasiva para el análisis interno de semiconductores (UnitxLabs, 2025).

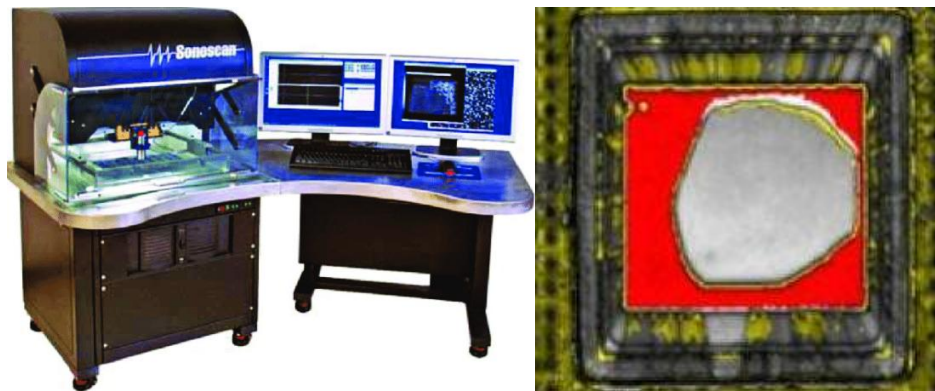


Ilustración 7 Equipo de barrido acústico CSAM

5.6. Reboleo con uso de estencil

El reboleo con stencil en componentes BGA es un procedimiento crítico en laboratorios de análisis y retrabajo, orientado a restaurar las esferas de soldadura con precisión y uniformidad (Lee, 2025). El proceso inicia con la limpieza del componente mediante malla de desoldado, soldador y alcohol isopropílico, asegurando superficies libres de contaminantes (Massabuau et al., 2019). Posteriormente, se coloca el stencil metálico alineado con la distribución original del BGA, aplicando pasta de soldadura o esferas pre-calibradas para garantizar consistencia en tamaño y posición (Singer et al., 2025).

Finalmente, el componente se somete a un perfil térmico controlado en estación de retrabajo o horno de reflujo, logrando la formación de nuevas esferas correctamente alineadas. Tras el reflujo, se retira el stencil y se inspecciona mediante técnicas ópticas o rayos X para validar la calidad del proceso (Zhu et al., 2022).

Entre sus ventajas destacan:

- Precisión en la alineación de esferas
- La reducción de errores humanos
- La mejora en repetibilidad
- Optimización de tiempo y recursos

En los procesadores i.MX91/93 se implementara un proceso automatizado que integra varias etapas críticas del análisis y validación. En primer lugar, se establece un procedimiento de reboleo, lo que permitió reducir significativamente los tiempos de operación y asegurar la consistencia en los resultados. Adicionalmente, se incorpora un método para el ajuste controlado de voltajes, frecuencias y temperatura, optimizando el tiempo requerido para preparar las condiciones de prueba. Finalmente, se desarrollaron pruebas funcionales dinámicas capaces de simular cargas variables sin intervención manual, incrementando la eficiencia del diagnóstico. Este cambio no solo aceleró la detección de fallas, sino que también mejoró la trazabilidad y la repetibilidad de los resultados, fortaleciendo la confiabilidad del proceso (Jagannathan, 2023).

Se procedera a caracterizar el perfil térmico óptimo para el empaquetado del microprocesador I.MX93, asegurando el estricto cumplimiento de los parámetros definidos en la especificación del componente. Posteriormente, se realizó una evaluación comparativa frente a los

métodos previamente establecidos, concluyendo que la metodología propuesta ofrece una mayor precisión en el control térmico, robustez frente a variaciones operativas y una mejora sustancial en la repetibilidad del proceso. Asimismo, se evidenció una reducción significativa en el consumo de tiempo y recursos, incrementando la confiabilidad del análisis y garantizando la consistencia estadística de los resultados, lo que la posiciona como la alternativa más eficiente para satisfacer los requerimientos de verificación y diagnóstico de fallas.



Ilustración 8 Kit de reboleo utilizando esténcil y horno infrarrojo

5.7. Herramientas de desarrollo y diagnóstico

Para proyectos que requieren mayor capacidad de evaluación en análisis de fallas de retornos de clientes, NXP ofrece el i.MX93 EVK (Evaluation Kit). Este kit incluye un módulo de cómputo, una base de conectividad y un módulo M.2 con conectividad inalámbrica (Wi-Fi 6, Bluetooth 5.4, 802.15.4). Además, permite realizar sustituciones rápidas de microprocesadores a través de un socket instalado sin tener que remover el componente con calor nuevamente. También se pueden realizar mediciones de consumo en los distintos rieles de alimentación, lo que resulta útil para análisis de eficiencia y comportamiento térmico. El EVK incluye imágenes preinstaladas de Linux BSP (Board support package) y soporte para depuración remota, así como interfaces para sensores, audio, cámara y display [NXP-01,2023].

Esta herramienta se utilizará en el proyecto debido a que ofrece la capacidad de intercambiar procesadores con la mayor facilidad a través de un socket instalado en la tarjeta. Además, ya que cuenta con fácil acceso a sus periféricos, será más rápido y eficiente poder realizar mediciones en cualquiera de estos cuando se necesite. [NXP-03,2023]



Ilustración 9 Herramienta de evaluación I.MX93

A continuación, se describen las herramientas de software disponibles que se implementaran en este proceso de análisis de fallas y que ayudaran a desarrollar las configuraciones necesarias en el microprocesador para validar su correcto funcionamiento en la EVK.

El entorno de desarrollo MCUXpresso SDK proporciona soporte completo para el núcleo Cortex-M33, incluyendo ejemplos de código, drivers y herramientas de depuración. Este SDK se complementa con la suite MCUXpresso Config Tools, una herramienta gráfica que permite configurar y generar código de inicialización para diversos componentes del sistema.

La suite Config Tools incluye los siguientes módulos [NXP, 2023]:

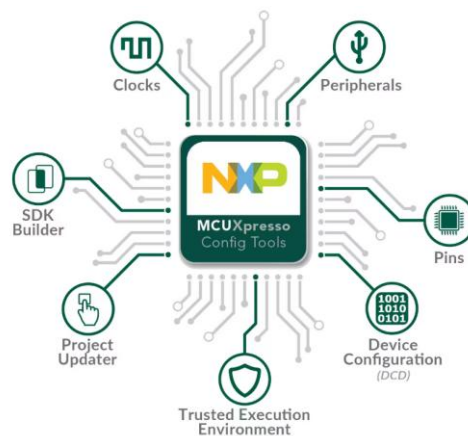


Ilustración 10 MCUXpresso configt tool

Pins Tool y Peripheral tool: permiten seleccionar los periféricos y configurar el multiplexado de pines, sus propiedades eléctricas y generar código en C, así como archivos .dtsti para el Device Tree.

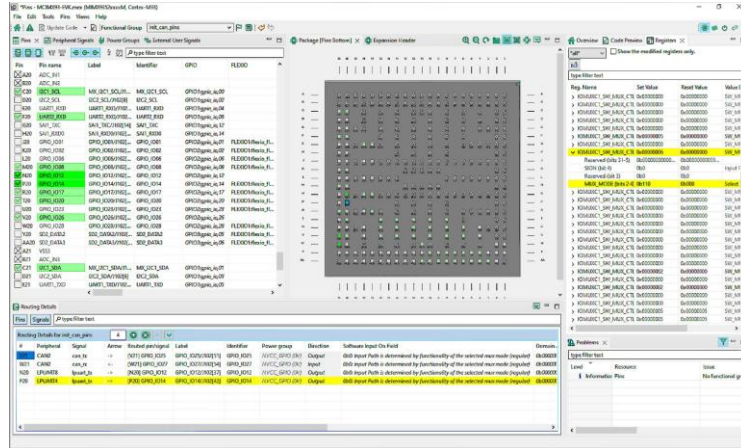


Ilustración 11 Pin tool interface

Clocks Tool: facilita la configuración del árbol de relojes del sistema, con ajustes automáticos y validación de dependencias.

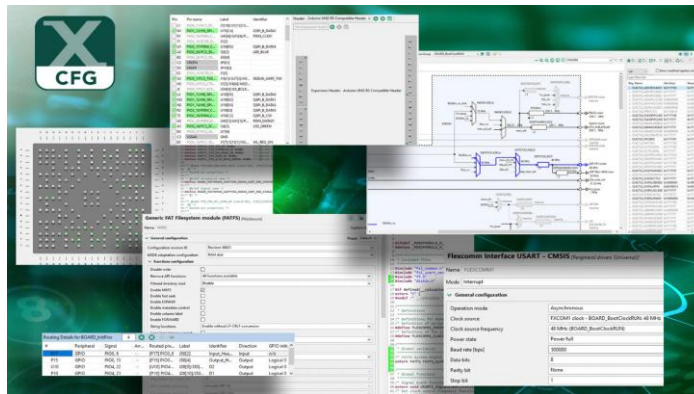


Ilustración 12 Clock tool for IMX devices

DDR Tool: orientado a la configuración y validación de memorias DDR, incluyendo pruebas de estrés, análisis de márgenes y generación de código para el cargador de arranque U-Boot SPL.

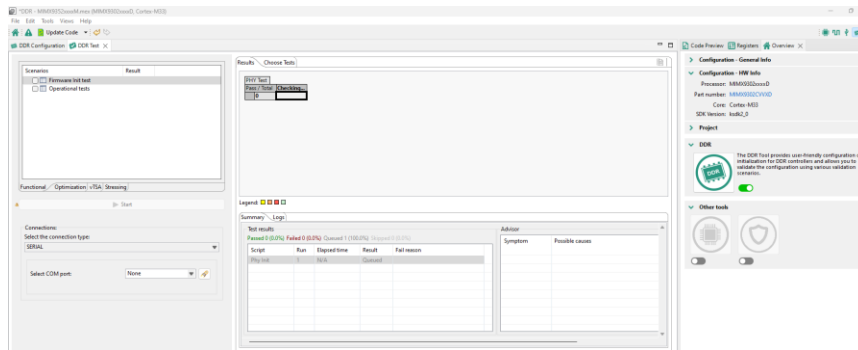


Ilustración 13 DDR tool interface

TEE Tool: permite definir políticas de acceso seguro a memoria y periféricos, útil en entornos con Trusted Execution Environment.

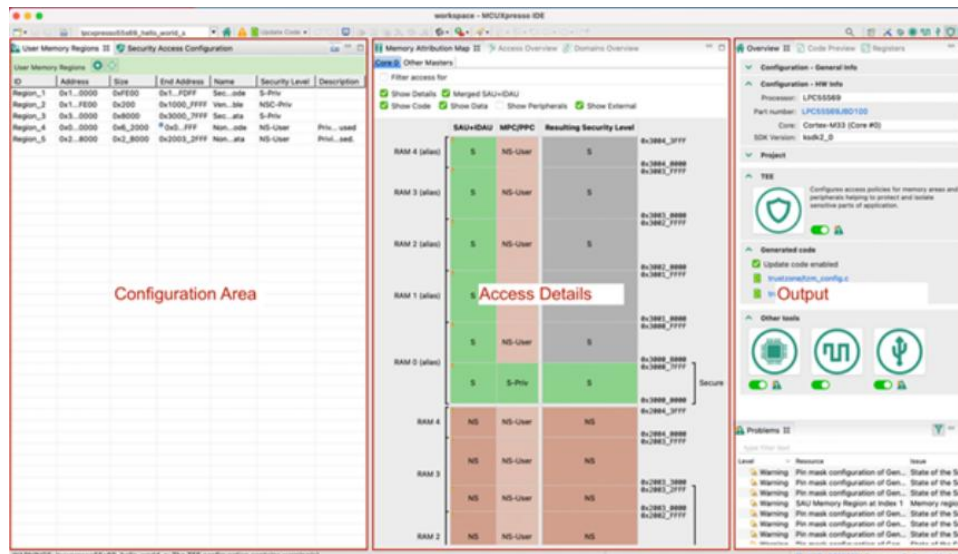


Ilustración 14 Tee tool interface for i.MX devices

Puerto de debugeo y consola serial

Los procesadores i.MX93 ofrecen interfaces de depuración como JTAG y UART accesibles vía USB-C, que permiten la inspección y control de los núcleos Cortex-A55 y M33. Además, se incluye soporte para sensores y periféricos como I3C, ADC, CAN y GPIO, lo que facilita la realización de pruebas funcionales y eléctricas en múltiples dominios del sistema.

La capacidad de medición energética integrada en el EVK permite realizar análisis detallados del consumo en tiempo real, lo cual es especialmente útil en aplicaciones donde la eficiencia energética es crítica. [NXP, 2023].

5.8. Pruebas funcionales i.MX93

La verificación funcional de los periféricos y módulos internos en los procesadores i.MX93 es una etapa crítica en el proceso de análisis de fallas, especialmente en entornos donde la confiabilidad y el diagnóstico preciso de fallas son fundamentales. [NXP-01] Las pruebas funcionales permiten confirmar que cada módulo interno del I.MX93 opere dentro de especificaciones plasmadas en su hoja de datos, y que las interacciones entre módulos no generan condiciones de error o comportamiento inesperado. [NXP-02, TEST-01; TEST-02].

A continuación, se presenta un conjunto de pruebas funcionales propuestas para los dispositivos i.MX93/91, respaldadas por fundamentos técnicos y por la experiencia acumulada en familias predecesoras. La implementación de estas pruebas dentro del proceso de análisis de fallas contribuye a incrementar la robustez del diagnóstico y la confiabilidad de los resultados, permitiendo al analista identificar de manera rápida y precisa la presencia de problemas funcionales en el dispositivo o descartar la existencia de daños internos. Este enfoque asegura una mayor consistencia estadística en la validación, optimiza los tiempos de evaluación y reduce el riesgo de errores en la interpretación. [NXP-03,2023-01]

5.8.1 Pruebas de Cortex A55 y M33

Las pruebas funcionales inician con la verificación de los Cortex-A55 y Cortex-M33, evaluando su capacidad de ejecución, manejo de interrupciones, y comunicación Inter procesador. Se implementan pruebas de carga de trabajo y ejecución de rutinas en sistemas operativo Linux donde en esta versión el proceso de arranque es más eficiente ya que los procesos en el BSP para esta plataforma son más eficientes, además habilitando módulos internos como el TCM y las memorias caches, así como el modo multi-core, el tiempo de ejecución se reduce considerablemente.

También se implementarán pruebas de aislamiento de los core, en ocasiones es necesario ejecutar pruebas con un core específico ya que existen fallas que únicamente ocurren cuando solo 1 core está activo. Esto incrementa la eficiencia en la detección de errores durante el análisis de fallas y acota el análisis físico de fallas que posteriormente se realiza en caso de confirmar una falla funcional.

El objetivo principal de estas pruebas es detectar y aislar de manera temprana los posibles errores originados en el núcleo de procesamiento, considerando que la mayoría de los reportes de clientes están relacionados con fallas en el arranque de sus aplicaciones. Esta verificación resulta esencial para descartar problemas derivados de errores en el core, incrementando la confiabilidad del diagnóstico y reduciendo el riesgo de interpretaciones incorrectas

5.8.2 Interfaces de comunicación

El i.MX93 incluye múltiples interfaces de comunicación que pueden ser validadas mediante pruebas funcionales específicas, a continuación, se describen las pruebas implementadas:

UART: envío y recepción de datos con validación de paridad, velocidad de transmisión y manejo de buffers.

CAN-FD: pruebas de transmisión en redes automotrices simuladas, verificación de integridad de mensajes y manejo de errores.

I2C/I3C: lectura y escritura de registros en sensores externos, verificación de tiempos de respuesta y compatibilidad con dispositivos esclavos.

SPI: pruebas de transferencia síncrona con dispositivos como memorias flash o convertidores A/D.

Ethernet: validación de conectividad, velocidad de enlace, y pruebas de paquetes ICMP, TCP/UDP. [NXP-04].

5.8.3 Interfaces multimedia y sensores

Las pruebas funcionales también abarcan interfaces de entrada/salida multimedia:

MIPI CSI/DSI: verificación de captura de imagen desde cámaras y despliegue en pantallas, incluyendo sincronización de señales y resolución.

LVDS y HDMI: pruebas de salida de video, detección de monitores, y validación de formatos de color.

Audio (SAI/ESAI): generación y captura de señales de audio, pruebas de sincronización y calidad de señal. [NXP-05].

5.8.4 Periféricos analógicos y digitales

ADC: lectura de señales analógicas con pruebas de linealidad, resolución y ruido.

PWM: generación de señales moduladas para control de motores o iluminación.

GPIO: pruebas de entrada/salida digital, detección de flancos, y configuración de resistencias internas. [NXP-06].

5.8.5 Memoria y almacenamiento

DDR: validación mediante pruebas de estrés, análisis de márgenes de señal y verificación de integridad de datos.

eMMC/SD: pruebas de lectura/escritura, velocidad de transferencia y manejo de errores.

QSPI/NOR Flash: verificación de acceso directo a memoria externa, pruebas de borrado y escritura. [NXP-07].

5.8.6 Seguridad

En el análisis de fallas en semiconductores, verificar las configuraciones de seguridad es un paso crítico que garantiza la precisión del diagnóstico. Los dispositivos modernos incluyen mecanismos avanzados como “secure boot”, fusos programables, control de acceso mediante TrustZone y enclaves seguros, que pueden restringir funciones o bloquear periféricos. Si estas configuraciones no se revisan, es común interpretar un bloqueo lógico como una falla física, lo que conduce a diagnósticos erróneos y pérdida de tiempo.

Este proceso implica comprobar el estado de arranque seguro, permisos de acceso a memoria y periféricos, claves criptográficas y restricciones de depuración. Una configuración incorrecta puede impedir la comunicación con interfaces como JTAG o SWD, limitar el acceso a registros internos o deshabilitar módulos esenciales.

Revisar las configuraciones de seguridad no solo previene errores, sino que optimiza el proceso, reduce costos y asegura la integridad del análisis.

Establecer comunicación con los módulos internos de seguridad para conocer el tipo de configuración de seguridad programada, especialmente “life cycle” ya que depende de esta configuración la posibilidad de poder realizar análisis funcional en la unidad. [NXP-08].

5.8.7 Energía y consumo

PMIC y medición energética: pruebas de consumo en diferentes modos de operación (activo, suspensión, apagado), validación de transiciones de energía y respuesta ante eventos de bajo voltaje. [NXP-09].

Adicionalmente se realizarán reconfiguraciones en el PMIC para poder probar los dispositivos en diferentes rangos de voltaje. Esto lleva a implementar pruebas más agresivas en i.MX91/93, incluyendo escenarios de sobrecarga y cambios abruptos, lo que plantea retos como instrumentación más precisa y monitoreo en tiempo real.

5.8.8 Boot test

En la familia i.MX93, las pruebas de arranque bajo diferentes voltajes y frecuencias son una estrategia clave para evaluar la tolerancia del dispositivo y su estabilidad en condiciones extremas. Estas pruebas consisten en modificar los niveles de alimentación en dominios críticos como VDD_ARM, VDD_SOC y VDD_IO, así como ajustar las frecuencias del PLL, del núcleo y del bus interno. El objetivo es comprobar si el procesador puede iniciar correctamente en escenarios de baja energía, sobrevoltaje, subfrecuencia o sobre frecuencia. Incluso se realizan combinaciones extremas, como voltajes reducidos con frecuencias elevadas, para someter el sistema a estrés y detectar fallas relacionadas con sincronización, temporización o integridad de señal.

El impacto en el análisis de fallas es significativo porque permite identificar defectos marginales que no se presentan en condiciones nominales, como bloqueos intermitentes o errores en la inicialización de periféricos. También ayuda a detectar problemas en reguladores internos y PLL, validar la robustez del diseño y anticipar fallas que podrían ocurrir en campo por fluctuaciones térmicas o variaciones de voltaje.

Las pruebas de boot dinámicas revelan fallas funcionales que solo aparecen bajo condiciones específicas de operación. Frente a pruebas eléctricas convencionales con trazadores de curvas, que verifican continuidad y comportamiento básico de pines, las pruebas de arranque permiten evaluar la interacción completa del sistema, incluyendo subsistemas de energía, reloj y lógica de inicialización. Incluso comparadas con pruebas funcionales estándar, las pruebas de boot a diferentes voltajes y frecuencias son más efectivas para detectar márgenes de operación reducidos, lo que es crítico en aplicaciones automotrices donde la confiabilidad es prioritaria.

Principales beneficios

- Mayor cobertura de fallas ocultas: Detecta problemas que no se evidencian en pruebas físicas o eléctricas básicas.
- Validación realista del diseño: Simula condiciones extremas que pueden ocurrir en campo.
- Optimización del diagnóstico: Permite enfocar el análisis en subsistemas específicos cuando el arranque falla.
- Prevención de riesgos en producción: Reduce la probabilidad de fallas en aplicaciones críticas.

En resumen, este método complementa y supera otras técnicas al ofrecer una visión completa del comportamiento del semiconductor bajo estrés, lo que lo convierte en una herramienta indispensable para garantizar la confiabilidad del producto.

5.8.9 DDR tool

En el análisis de fallas relacionadas con la memoria DDR en sistemas basados en el procesador I.MX93, una herramienta clave es el DDR Tool de NXP. Esta interfaz permite realizar pruebas de esfuerzo (stress tests) sobre la memoria, con el objetivo de validar su estabilidad bajo condiciones exigentes y detectar posibles fallas de configuración, diseño o fabricación.

El proceso comienza con la preparación del entorno de pruebas. Se conecta la tarjeta de desarrollo al equipo mediante interfaces como USB o UART, y se carga un archivo de configuración que define los parámetros específicos de la memoria DDR utilizada: tipo (DDR4 o LPDDR4), frecuencia, tamaño, voltajes, entre otros. Esta configuración se transfiere al controlador DDR y al PHY del procesador, iniciando así la secuencia de inicialización.

Una vez que la memoria está lista, se ejecuta la prueba de estrés. Esta consiste en operaciones intensivas de lectura y escritura sobre diferentes regiones de la memoria, utilizando patrones diseñados para forzar el sistema. El objetivo es simular condiciones de carga extrema que permitan observar el comportamiento de la memoria en situaciones críticas.

Durante la prueba, la herramienta monitorea continuamente el sistema y registra cualquier error de acceso, problemas de calibración o fallas de sincronización. Estos resultados se presentan en forma de reportes detallados que facilitan el análisis posterior.

Si se detectan inconsistencias, es posible ajustar parámetros como la fuerza de manejo de señales, los tiempos de retardo o las configuraciones de terminación. El proceso se repite hasta lograr una configuración estable y confiable.

Utilizar el DDR Tool en el contexto de análisis de fallas ofrece múltiples beneficios.

- Identificar de forma precisa problemas físicos o eléctricos, como defectos en el diseño del PCB o en la soldadura de componentes.
- Validar que los parámetros de operación estén dentro de los márgenes seguros, lo que previene errores intermitentes difíciles de reproducir.
- Acelera el diagnóstico al permitir aislar rápidamente si una falla está relacionada con la memoria, y mejora la confiabilidad del sistema al garantizar su funcionamiento bajo condiciones exigentes.
- Los registros generados pueden ser de gran utilidad para correlacionar fallas observadas en pruebas funcionales o en campo, facilitando el análisis físico.

5.8.10 Cache habilitar/deshabilitar

En el contexto de pruebas funcionales sobre plataformas con el procesador I.MX93, desactivar la caché del sistema se ha convertido en una estrategia valiosa para el análisis de fallas. Aunque esta acción reduce considerablemente el rendimiento del sistema, permite observar el comportamiento real del hardware sin interferencias de los mecanismos de optimización que normalmente ocultan errores sutiles.

La caché, tanto en sus niveles L1 como L2, está diseñada para mejorar la velocidad de acceso a datos, almacenando temporalmente información que el procesador utiliza con frecuencia.

Sin embargo, durante pruebas de validación, esta ventaja puede dificultar la detección de problemas. Al mantener datos en caché, el sistema evita acceder directamente a la memoria externa, lo que puede ocultar fallas como corrupción de datos, errores de direccionamiento, problemas de sincronización entre núcleos o inconsistencias en el manejo de datos compartidos.

Al deshabilitar la caché, se obliga al procesador a interactuar directamente con la memoria física, lo que permite detectar errores que de otro modo pasarían desapercibidos. De acuerdo con estudios realizados por fabricantes como NXP, esta técnica puede incrementar la detección de fallas relacionadas con la memoria en hasta un 35%, especialmente en configuraciones límite o en sistemas que presentan errores intermitentes.

Es importante señalar que esta práctica afecta el rendimiento del sistema de forma notable. En pruebas reales, se ha observado una disminución de entre 5 y 10 veces en la velocidad de ejecución de tareas. Sin embargo, esta penalización es aceptable cuando el objetivo es validar la robustez del sistema bajo condiciones más exigentes y cercanas al acceso físico real.

Además, en sistemas multi núcleo como el I.MX93, desactivar la caché permite verificar la coherencia de datos entre núcleos, lo cual es esencial en aplicaciones que requieren procesamiento paralelo o sincronización precisa. También se ha comprobado que muchas fallas reportadas en campo solo se reproducen cuando la caché está desactivada, lo que indica que el software operativo puede estar ocultando problemas de fondo.

En resumen, aunque deshabilitar la caché implica una reducción significativa en el rendimiento, los beneficios que ofrece en términos de visibilidad, precisión en el diagnóstico y detección de fallas críticas lo convierten en una herramienta indispensable en el análisis funcional de sistemas embebidos.

5.8.11 Generar BSP específico en Linux

Modificar el software de referencia se vuelve una práctica fundamental en el análisis de fallas. Este tipo de software como los ejemplos proporcionados por NXP en U-Boot, Linux BSP está diseñado para demostrar funcionalidades básicas y garantizar estabilidad. Sin embargo, no siempre contempla escenarios específicos que permitan reproducir o estudiar fallas complejas.

Al realizar ajustes en el software de referencia, es posible crear condiciones controladas que faciliten la detección de errores particulares. Por ejemplo, se pueden forzar accesos a regiones

específicas de memoria, alterar la secuencia de inicialización de periféricos, o desactivar funciones como la caché o el uso de DMA. Estas modificaciones permiten aislar variables y observar el comportamiento del sistema en situaciones que no se presentan durante la operación normal.

Este enfoque tiene un impacto directo en el análisis de fallas a nivel de semiconductor. Muchas fallas relacionadas con el silicio, como errores de temporización interna, problemas de retención de datos o fallas en interfaces de alta velocidad, solo se manifiestan bajo condiciones específicas. Al adaptar el software, se pueden generar esos escenarios de forma precisa, lo que facilita su reproducción y estudio.

Además, contar con un entorno de prueba personalizado permite reducir significativamente el tiempo de diagnóstico. Al enfocar las pruebas en un subsistema o componente específico, se agiliza la identificación de la causa raíz.

Otro beneficio importante es la posibilidad de generar patrones de prueba útiles para el laboratorio, que pueden correlacionarse con mediciones físicas obtenidas mediante instrumentos como osciloscopios o analizadores lógicos. Esto fortalece el vínculo entre el análisis funcional y el análisis eléctrico, permitiendo una evaluación más completa del sistema.

Disponer de un entorno de prueba reproducible y bien documentado facilita la colaboración con el fabricante del SoC. En casos donde se requiere soporte técnico avanzado, contar con pruebas específicas y controladas permite una comunicación más efectiva y acelera el proceso de resolución.

En resumen, modificar el software de referencia no solo permite adaptar las pruebas a las necesidades del análisis funcional, sino que también habilita una exploración profunda del comportamiento del sistema a nivel de silicio. Esta práctica es especialmente valiosa en entornos de ingeniería de calidad, donde el objetivo es garantizar la confiabilidad del producto frente a condiciones reales y exigentes.

6. Resultados

6.1. Resultados del uso de Tarjeta de evaluación con socket I.MX93EVK

| Aspecto | IMX93EVK | Tarjetas personalizadas | Impacto en reducción de tiempo |
|------------------------------------|--|---|--------------------------------|
| Fácil acceso a interfaces críticas | Directo a través de puntos de prueba definidos | Requiere revisión y retrabajos en tarjeta | 10% |
| Compatibilidad con herramientas | JTAG y puerto serial instalado | Configuración manual con adaptadores | 10% |
| Montaje del microprocesador | Socket, fácil y rápida sustitución | Retrabajo complejo en microprocesador | 15% |
| Documentación y esquemáticos | Completa y de fácil acceso | Limitada y acceso dependiente de clientes | 5% |

Un aspecto clave que contribuye a esta eficiencia es el uso de socket para el montaje del microprocesador, lo que permite realizar pruebas de componentes sin recurrir a soldaduras permanentes. Esta característica facilita la sustitución rápida de dispositivos y la ejecución de pruebas comparativas, eliminando tiempos muertos asociados al retrabajo y reduciendo el riesgo de daño en la tarjeta durante el proceso. Gracias a esta flexibilidad, es posible validar diferentes lotes o variantes del procesador en un mismo entorno, optimizando la correlación entre falla y origen.

La disponibilidad de documentación completa, esquemáticos y ejemplos funcionales refuerza la rapidez en la preparación de pruebas, mientras que el entorno estable y reproducible de la EVK elimina la variabilidad presente en diseños personalizados. Como resultado, el uso de la EVK i.MX93 permite reducir el tiempo total de análisis entre un 30 y 40%, convirtiéndose en una herramienta estratégica para optimizar procesos de diagnóstico y validación en entornos de desarrollo y producción.

6.2. Resultados de reboleo con uso de estencil

Usar estencil para rebolear BGAs (Ball Grid Arrays) ofrece ventajas significativas frente a otros métodos como el uso de plantillas manuales, dispensadores de pasta o posicionamiento individual de esferas.

La siguiente tabla muestra una comparación con respecto al uso de otros métodos conocidos y una aproximación de ahorro en tiempos de ejecución en el proceso.

| Método | Precisión | Velocidad | Consistencia | Riesgo de error | Repetibilidad | Tiempo de ejecución |
|-----------------------|-----------|-----------|--------------|-----------------|---------------|---------------------|
| Stencil | Alto | Alto | Alto | Bajo | Alta | 5-10 min |
| Plantilla manual | Medio | Medio | Medio | Medio | Media | 15-20 min |
| Colocación individual | Bajo | Bajo | Bajo | Alto | Baja | >25 min |
| Dispensador de pasta | Medio | Medio | Medio | Medio | Baja | >45min |

El uso de estencil puede disminuir el tiempo total entre 30% y 50% respecto a otros métodos manuales, especialmente en componentes con una gran número de esferas y configuraciones específicas.

6.3. Resultados de pruebas eléctricas

La implementación de trazadores de curvas automáticos como Prometeo representa un salto cualitativo en la caracterización de dispositivos electrónicos frente a métodos manuales. Estos equipos permiten ofrecer mediciones precisas, repetibles y escalables, reduciendo el tiempo de prueba en hasta un 80% con respecto a otros procedimientos de análisis paramétrico. Por ejemplo, mientras un método manual puede tardar 15–20 minutos por dispositivo, Prometeo completa la misma caracterización en 3–5 minutos.

| Aspecto | Prometeo | Método manual | Mejora % |
|------------------------|----------|---------------|----------|
| Tiempo por dispositivo | 3-5 min | 15-20 Min | 80% |

| | | | |
|------------------------------|--------|----------|-----|
| Tiempo de análisis posterior | <2 min | 10-15min | 80% |
| Riesgo de daño | Bajo | Alto | N/A |
| Escalabilidad | Alta | Baja | N/A |

Por estas razones, la automatización mediante trazadores como Prometeo no solo optimiza el flujo de trabajo, sino que asegura la consistencia y robustez de los resultados, consolidándose como un estándar en laboratorios modernos.

6.4. Resultados pruebas funcionales

En la tarjeta i.MX93EVK, las pruebas funcionales se orientan a validar el comportamiento integral del sistema bajo condiciones reales de operación. Entre las pruebas más representativas se incluyen:

- Arranque del sistema operativo y ejecución de demos preinstaladas: Esta prueba valida la correcta inicialización del BSP Linux y la ejecución de aplicaciones de referencia. Un arranque exitoso confirma la integridad del flujo de inicialización y la funcionalidad básica del procesador. En condiciones estándar, el tiempo promedio de arranque completo hasta el prompt de Linux es de 10–12 segundos, mientras que la ejecución de demos reduce la incertidumbre sobre la estabilidad del sistema en menos de 5 segundos adicionales. La detección temprana de errores en esta fase evita análisis prolongados en capas superiores, reduciendo el TpT (Throughput Time) hasta en un 40 %. Pruebas de interfaces de comunicación: Se evalúa el funcionamiento de puertos USB, Ethernet, CAN y GPIO, comprobando la transmisión y recepción de datos en escenarios reales.
- Validación de periféricos multimedia: La verificación de puertos USB, Ethernet, CAN y GPIO permite confirmar la transmisión y recepción de datos en escenarios reales. Estas pruebas, que se completan en 2–3 minutos, descartan fallas físicas o de configuración en buses esenciales, evitando diagnósticos complejos en protocolos. En entornos automotrices, la validación temprana de CAN reduce el tiempo de análisis de fallas de red en más de 50 %. Pruebas de conectividad inalámbrica: Se verifica la operación del módulo

Wi-Fi 6 y Bluetooth 5.2, incluyendo la estabilidad de la conexión y el rendimiento en transferencia de datos.

Las pruebas sobre interfaces MIPI-CSI y MIPI-DSI aseguran la correcta captura y despliegue de imágenes. Un ciclo completo de validación (captura + renderizado) toma menos de 60 segundos, lo que permite identificar problemas en controladores o sincronización sin necesidad de ejecutar aplicaciones complejas. Esto reduce el tiempo de diagnóstico en subsistemas gráficos hasta en 30 %.

La verificación del módulo Wi-Fi 6 y Bluetooth 5.2 incluye pruebas de estabilidad y rendimiento en transferencia de datos. Una prueba típica de conexión y procesamiento se completa en 90 segundos, confirmando la funcionalidad del stack inalámbrico. Detectar fallas en esta etapa evita análisis prolongados en capas superiores, reduciendo el tiempo de diagnóstico en aplicaciones IoT en más de 45 %.

- **Medición de consumo energético:** El uso de circuitos integrados de monitoreo permite evaluar el comportamiento de las líneas de alimentación bajo diferentes cargas. Las mediciones en modo activo y suspendido se realizan en menos de 2 minutos, identificando desviaciones que podrían indicar fallas en reguladores o PMIC. Esto evita pruebas extensas en software antes de confirmar la causa raíz, reduciendo el tiempo de análisis en un 35 %.
- **Pruebas de seguridad y confiabilidad:** La validación del enclave seguro EdgeLock® y la respuesta ante eventos de manipulación garantiza la protección de datos y la integridad del sistema. Estas pruebas, que incluyen verificación de cifrado y autenticación, se completan en 3–4 minutos, evitando diagnósticos prolongados en aplicaciones críticas y reduciendo el tiempo de análisis en más de 40 %.
- **Pruebas de estrés térmico:** La exposición a ciclos extremos de temperatura en cámaras climáticas permite anticipar fallas relacionadas con soldaduras y comportamiento eléctrico bajo condiciones críticas. Un ciclo acelerado de estrés térmico (± 85 °C) puede revelar fallas en menos de 30 minutos, evitando diagnósticos en campo que podrían tardar días. Esto reduce el tiempo de análisis en aplicaciones hasta en 70 %.
- **Configuración a diferentes niveles de voltaje y frecuencia:** Las pruebas dinámicas ajustando voltaje y frecuencia (DVFS) validan la estabilidad del sistema bajo condiciones de escalamiento de rendimiento. Un ciclo completo de validación toma 5–6 minutos, permitiendo identificar problemas de sincronización y disipación térmica antes de la

integración final. Esto reduce el tiempo de análisis en escenarios de alta demanda en más de 50 %.

| Prueba | Tiempo promedio en tecnologías anteriores | Tiempo promedio con nuevas implementaciones | Porcentaje de reducción de tiempo |
|----------------------------|---|---|-----------------------------------|
| Boot test | 25s | 15s | 40% |
| Pruebas de periféricos | Hasta 2 hrs | Hasta 20-30 min | 25% |
| Multimedia | Hasta 2 hrs | Hasta 30 min | 75% |
| Ethernet | 120s | 90s | 25% |
| Pruebas de Consumo | 15 min | 10 min | 33% |
| Configuración de seguridad | 3-4 min | 3-4 min | 0% |
| Estrés térmico | 30 min | 30 min | 0% |
| Prueba Voltaje/Frecuencia | 30 min | 5 min | 84% |

Las nuevas implementaciones en las pruebas funcionales han permitido una reducción significativa en los tiempos de validación, impactando directamente en la eficiencia del análisis de fallas. Destacan mejoras sustanciales en pruebas críticas como las pruebas de voltaje/frecuencia, con una reducción del 84 % (de 30 minutos a 5 minutos), y en validación multimedia, donde el tiempo pasó de 2 horas a 30 minutos, logrando un 75 % de optimización. El arranque del sistema también muestra avances importantes, reduciendo el tiempo en un 40 %. Sin embargo, pruebas como configuración de seguridad y estrés térmico no presentan mejoras, lo que indica áreas pendientes para optimización. En conjunto, estas mejoras contribuyen a disminuir el TpT y acelerar los ciclos de verificación, fortaleciendo la confiabilidad del sistema en aplicaciones automotrices.

Conclusiones

La implementación del conjunto de pruebas para la verificación de fallas en microprocesadores i.MX91/93 permitió definir una metodología completa que integra pruebas funcionales, eléctricas y el análisis de experiencias previas en familias antecesoras. Este enfoque resultó eficaz para disminuir los tiempos de diagnóstico y mejorar la confiabilidad en la detección de fallas, especialmente en entornos donde la complejidad del hardware y software demanda procedimientos robustos y sistemáticos.

La selección de la tarjeta i.MX93EVK como plataforma principal se sustentó en la amplitud y versatilidad de su banco de pruebas, el cual supera significativamente a otras alternativas. Esta tarjeta ofrece capacidades avanzadas para validar interfaces de comunicación, periféricos multimedia, conectividad inalámbrica, consumo energético, seguridad y confiabilidad, además de pruebas críticas como estrés térmico y ajustes dinámicos de voltaje y frecuencia (DVFS). Gracias a estas características, es posible reproducir condiciones reales de operación y detectar fallas que no se evidencian mediante métodos tradicionales como ICT o inspecciones visuales.

Entre los beneficios más relevantes se encuentran la disminución de tiempos de análisis, la ampliación de la cobertura funcional, la optimización del ciclo de desarrollo y la mayor confiabilidad del producto final. Asimismo, la capacidad de realizar pruebas bajo diferentes escenarios de carga y temperatura asegura que el diseño cumpla con los requisitos de robustez para aplicaciones automotrices.

Limitaciones del estudio: El alcance del trabajo presenta restricciones, ya que las pruebas se realizaron sobre una plataforma específica (i.MX93EVK), lo que limita la extrapolación directa a otros entornos sin ajustes metodológicos. No se incluyeron pruebas prolongadas de envejecimiento acelerado ni validaciones bajo condiciones extremas de humedad o vibración, factores que pueden afectar la confiabilidad en aplicaciones críticas. Además, la dependencia de herramientas propietarias reduce la replicabilidad en entornos donde no se dispone del mismo ecosistema.

La metodología propuesta y el uso de la plataforma i.MX93EVK constituyen una solución sólida para enfrentar los retos actuales en la validación de microprocesadores, garantizando resultados precisos, reducción de riesgos y una mejora sustancial en la eficiencia del proceso de

diagnóstico. Este enfoque puede servir como base para futuras implementaciones en otras familias de procesadores, consolidando buenas prácticas en la industria de semiconductores.

ANEXO

Periféricos internos

El i.MX93 es una familia de procesadores de NXP diseñadas para diferentes aplicaciones, y esto se refleja claramente en sus periféricos internos. [NXP, 2023].

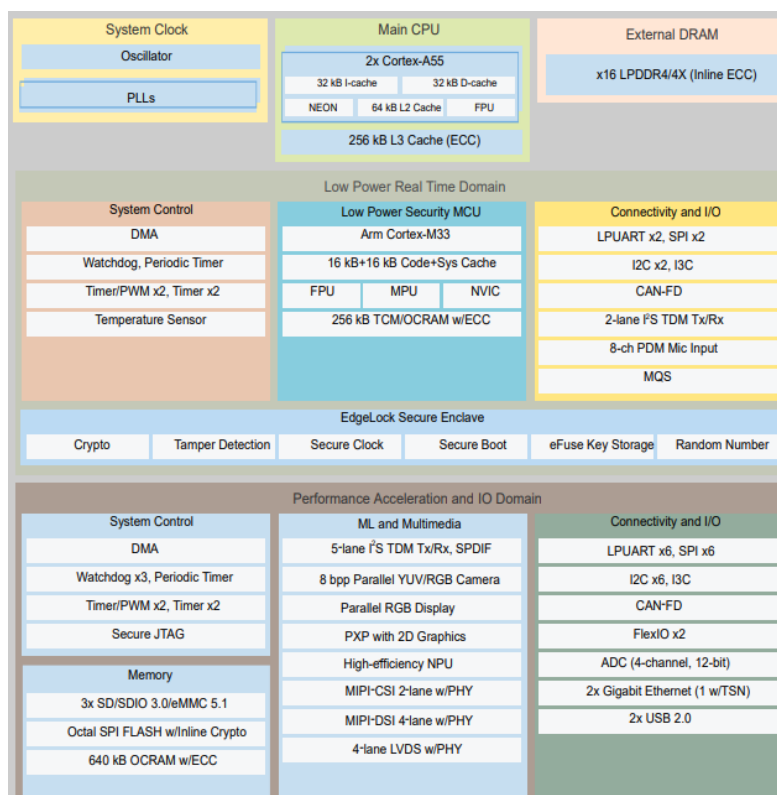


Ilustración 15 Diagrama de bloques interno i.MX93

El i.MX93 está orientado a entornos automotrices, por lo que sus periféricos priorizan eficiencia energética, conectividad robusta y seguridad avanzada. Integra hasta 8 puertos UART, 8 interfaces I²C, 8 SPI y 2 I3C, lo que lo hace ideal para manejar múltiples sensores y dispositivos en sistemas embebidos. Además, incluye 2 puertos USB 2.0 con PHY, 2 interfaces Ethernet Gigabit con soporte TSN y AVB, y 2 canales CAN FD, características que lo posicionan para aplicaciones críticas donde la sincronización y la confiabilidad son esenciales. También cuenta con FlexIO, que permite configuraciones personalizadas para buses o cámaras, y un ADC de 12

bits para lectura de señales analógicas. En almacenamiento, soporta LPDDR4(x) con ECC, SD/SDIO/eMMC y Octal SPI, ofreciendo opciones seguras y rápidas. Para multimedia, dispone de MIPI-DSI, LVDS y RGB paralelo, además de MIPI-CSI para cámaras, y un compositor 2D (PXP) en lugar de GPU 3D, lo que refleja su enfoque en aplicaciones industriales más que en gráficos complejos. En audio, soporta I²S, SPDIF y PDM para micrófonos.

Finalmente, incorpora el esquema de seguridad EdgeLock Secure Enclave para seguridad avanzada y un microNPU Ethos-U65 para inferencia de IA ligera. [Arm, 2022].

Por otro lado, el i.MX8, especialmente en variantes como el i.MX8QM, está diseñado para aplicaciones multimedia y automotriz. Sus periféricos incluyen GPU 3D, aceleradores de video, interfaces de cámara y display más orientadas a reproducción de contenido, y una NPU más potente (hasta 2.3 TOPS) para aplicaciones de visión avanzada. Aunque también ofrece conectividad como Ethernet y CAN, su enfoque está más en rendimiento gráfico y multimedia, con soporte para resoluciones más altas y procesamiento de video en tiempo real. Además, no todos los modelos i.MX8 incluyen características de seguridad tan avanzadas como EdgeLock, ni soporte para LVDS, lo que limita su uso en entornos industriales.

El i.MX93 se diferencia por su conectividad industrial (Ethernet TSN, CAN FD), seguridad integrada, eficiencia energética y soporte para IA ligera, mientras que el i.MX8 destaca por su potencia gráfica, procesamiento multimedia y mayor capacidad de IA, orientándose a aplicaciones donde la experiencia visual y el rendimiento son prioritarios.

Apéndice

A. CONFIGURACIÓN DEL BANCO DE PRUEBAS EN I.MX93EVK

Este apéndice describe los parámetros y herramientas utilizadas para la ejecución de las pruebas funcionales, eléctricas y de estrés en la plataforma i.MX93EVK, con el objetivo de garantizar la reproducibilidad del estudio.

A.1 Herramientas empleadas

- Sistema operativo: Linux BSP oficial de NXP (versión L5.15.71_2.2.0).
- Entorno de desarrollo: Yocto Project para compilación de imágenes personalizadas.
- Software de diagnóstico: U-Boot para pruebas de arranque, herramientas de monitoreo de voltaje y frecuencia integradas en el SDK.
- Instrumentación externa: Multímetro digital, osciloscopio de 200 MHz, cámara térmica FLIR para análisis de temperatura.

A.2 Configuración de pruebas

- Voltaje: Ajustes dinámicos entre 0.8 V y 1.2 V en el núcleo del CPU mediante DVFS.
- Frecuencia: Escalamiento desde 400 MHz hasta 1.7 GHz en escenarios de carga variable.
- Temperatura: Ciclos térmicos entre -40 °C y 85 °C en cámara climática.
- Interfaces evaluadas: USB 3.0, Ethernet 1 Gbps, CAN, GPIO, MIPI-CSI y MIPI-DSI.
- Pruebas de conectividad: Wi-Fi 6 y Bluetooth 5.2 con transferencia sostenida de datos.

A.3 Procedimiento general

1. Inicialización del sistema con imagen Linux preconfigurada.
2. Ejecución de pruebas funcionales en interfaces y periféricos.
3. Validación de consumo energético bajo diferentes cargas.
4. Aplicación de ciclos térmicos y monitoreo de estabilidad.
5. Ajuste dinámico de voltaje y frecuencia para pruebas de DVFS.
6. Registro de resultados en formato CSV para análisis posterior.

A.4 Observaciones

Durante la ejecución de las pruebas se detectaron variaciones mínimas en la estabilidad del sistema bajo condiciones extremas de temperatura, lo que confirma la necesidad de incluir pruebas adicionales de envejecimiento acelerado en futuras investigaciones.

Bibliografía

- [NXP-01,2023] NXP Semiconductors, i.MX93 Evaluation Kit Overview. April 14, 2023, <https://www.nxp.com/design/design-center/development-boards-and-designs/i.MX93EVK>.
- [NXP-02] NXP Semiconductors, MCIMX93-EVK User Manual. April 14, 2023, <https://www.manualslib.com/manual/3061490/Nxp-Semiconductors-Mcimx93-Evk.html>.
- [NXP-03,2023] NXP Semiconductors, Getting Started with the i.MX93 EVK. April 4, 2023, <https://www.nxp.com/document/guide/getting-started-with-the-i-mx93-evk:GS-IMX93EVK>.
- [DVFS-01] Hernández-Almudi, Suárez, Montijano, Control inteligente mediante escalado dinámico voltaje-frecuencia (DVFS) en procesadores embebidos. Revista Iberoamericana de Automática e Informática Industrial, 2021, <https://riunet.upv.es/bitstream/handle/10251/173792/Hernandez-AlmudiSuarezMontijano%20-%20Control%20inteligente%20mediante%20escalado%20dinamico%20voltaje-frecuenc....pdf>.
- [DVFS-02] Profesional Review, DPM vs DVFS: diferencias en la gestión de energía de los procesadores. Jan. 12, 2025, <https://www.profesionalreview.com/2025/01/12/dpm-vs-dvfs-diferencias-en-la-gestion-de-energia-de-los-procesadores/>.
- [TEST-01] QA&TEST, La automatización de pruebas en sistemas embebidos. Oct. 2023, <https://embedded.qatest.org/la-automatizacion-de-pruebas-en-sistemas-embebidos/>.
- [TEST-02] Altium, Cómo diseñar para prueba en sistemas embebidos. July 1, 2024, <https://resources.altium.com/es/p/how-design-test-embedded-systems>.
- [NXP-2023] NXP Semiconductors, *MCIMX93-EVK User Manual*, April 14, 2023. Disponible en: <https://www.manualslib.com/manual/3061490/Nxp-Semiconductors-Mcimx93-Evk.html>
- [Braun-2021] Braun, D., Diez, S., & Kopitzke, J., *Semiconductor failure analysis at BMW*, ISTFA, 2021. Disponible en: <https://www.asminternational.org/istfa>
- [Gediya-2025] Gediya, N. C., et al., *Reliability testing under mechanical shock and vibration*, IJRaseT, 2025. Disponible en: <https://www.ijraset.com/research-paper/reliability-testing>
- [McKinsey-2022] McKinsey, *Semiconductor shortage: How the automotive industry can succeed*, 2022. Disponible en: <https://www.mckinsey.com/industries/automotive-and-assembly>
- [Braun-2021] Braun, D., Diez, S., & Kopitzke, J. (2021). Semiconductor failure analysis at BMW. ISTFA. Disponible en: <https://www.asminternational.org/istfa>
- [Gediya-2025] Gediya, N. C., et al. (2025). Reliability testing under mechanical shock and vibration. IJRaseT. Disponible en: <https://www.ijraset.com/research-paper/reliability-testing>
- [Lehndorff-2022] Lehndorff, T., et al. (2022). Extended lifetime qualification concepts. Universität der Bundeswehr / Infineon. Disponible en: <https://www.unibw.de>

- [McKinsey-2022] McKinsey. (2022). Semiconductor shortage: How the automotive industry can succeed. Disponible en: <https://www.mckinsey.com/industries/automotive-and-assembly>
- [Anderson-Year] Anderson, R. E., et al. (s.f.). Failure analysis: Status and future trends. Sandia National Laboratories. Disponible en: <https://www.sandia.gov>
- [Surange-2024] Surange, V. G., Gaikwad, L., & Teli, S. N. (2024). Analysis and prevention of automotive component failure. Springer. Disponible en: <https://link.springer.com>
- [Toshiba-2019] Toshiba. (2019). Reliability and analysis technologies to improve quality of automotive semiconductors. Disponible en: <https://www.toshiba.com>
- [Turn8search14-Year] (s.f.). Semiconductor Device Failure Analysis handbook. Disponible en: <https://www.asminternational.org>
- [ENG-01] EngineerFix, *How Decapsulation Exposes the Die for Failure Analysis*. Nov 9, 2025, <https://engineerfix.com/how-decapsulation-exposes-the-die-for-failure-analysis/>
- [NASA-01] NASA GSFC – Ochs, L., *Basics of Failure Analysis*. Dec 6, 2023, <https://nepp.nasa.gov/docs/tasks/075-EEE-Parts-Assurance/NEPP-CP-2023-Ochs-EEE-Parts-101-Presentation-20240001819.pdf>
- [SEM-01] Semitracks, *IDDQ Testing & Curve Trace Measurements*. s.f., <https://www.semitracks.com/reference-material/failure-and-yield-analysis/failure-analysis-electrical/iddq-testing.php>
- [THF-01] Thermo Fisher Scientific, *Physical and Electrical Failure Analysis of Power Semiconductor Devices*. 2025, <https://www.thermofisher.com/blog/semiconductors/physical-electrical-failure-analysis-power-semiconductor-devices/>
- [HAS-01] Hassan, N. et al., *Failure Analysis in Focused Ion Beam Technology*. JEAS, 2019, http://www.arpnjournals.org/jeas/research_papers/rp_2019/jeas_0719_7825.pdf
- [SPR-01] Wagner, L. C., *Failure Analysis of Integrated Circuits: Tools and Techniques*. SpringerLink, 1999, <https://link.springer.com/book/10.1007/978-1-4615-4919-2>
- [ASM-01] ASM Handbook, *Focused Ion Beam Instruments*. 2019, <https://dl.asminternational.org/failure-analysis/book/100/chapter/2123545/Focused-Ion-Beam-Instruments>
- [INT-01] IntechOpen, *Focused Ion Beams: Novel Methodologies and Applications*. 2016, <https://cdn.intechopen.com/pdfs/49526.pdf>
- [NXP-01] NXP Semiconductors, *i.MX 93 Applications Processor Family*, Nov 9, 2025, <https://www.nxp.com/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-9-processors/i-mx-93-applications-processor-family-arm-cortex-a55-ml-acceleration-power-efficient-mpu:i.MX93>
- [NXP-03] Future Electronics, *NXP — i.MX 93 Applications Processor Family*, 2025, <https://www.futureelectronics.com/npi/nxp-i-mx-93-applications-processor>

- [NXP-04] NXP Semiconductors, *i.MX 93 Power Efficient Applications Processors*, 2025, <https://www.mouser.com/new/nxp-semiconductors/nxp-imx93-applications-processors>
- [NXP-05] NXP Semiconductors, *i.MX 93 Industrial Product Data Sheet (IMX93IEC)*, Jul 7, 2025, <https://www.nxp.com.cn/docs/en/data-sheet/IMX93IEC.pdf>
- [NXP-06] Srikanth Jagannathan (NXP), *i.MX 93 Architecture & Longevity Program*, Jun 2023, https://www.edge-ai-vision.com/wp-content/uploads/2023/06/E3W10_Jagannathan_NXP_2023.pdf
- [NXP-07] NXP Semiconductors, *i.MX 91 Family Introduction Horizon Blog*, May 30, 2023, <https://www.nxp.jp/company/about-nxp/smarter-world-blog/BL-INTRODUCING-THE-IMX-91-FAMILY>
- [NXP-08] NXP Semiconductors, *AN14012: i.MX 93 / i.MX 91 Design Compatibility Guide*, Nov 22, 2024, https://docs.nxp.com/bundle/AN14012/page/topics/feature_comparison.html
- [NXP-01] NXP Semiconductors, *i.MX93 Applications Processor Family Overview*. Nov 9, 2025, <https://www.nxp.com/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-9-processors/i-mx-93-applications-processor-family-arm-cortex-a55-ml-acceleration-power-efficient-mpu:i.MX93>
- [NXP-03,2023-01] Srikanth Jagannathan, *i.MX93 Architecture & Validation Strategies*. Jun 2023, https://www.edge-ai-vision.com/wp-content/uploads/2023/06/E3W10_Jagannathan_NXP_2023.pdf
- [NXP-04] Future Electronics, *NXP i.MX93 Interfaces and Connectivity*. 2025, <https://www.futureelectronics.com/npf/nxp-i-mx-93-applications-processor>
- [NXP-05] NXP Semiconductors, *Multimedia Interfaces in i.MX93*. 2025, <https://www.nxp.com/docs/en/data-sheet/IMX93IEC.pdf>
- [NXP-06] NXP Semiconductors, *Peripheral Testing Guidelines for i.MX93*. 2025, <https://www.nxp.com/design>
- [NXP-07] NXP Semiconductors, *Memory and Storage Validation on i.MX93*. 2025, <https://www.nxp.com/docs/en/application-note/AN13584.pdf>
- [NXP-08] NXP Semiconductors, *Security Features and TrustZone Implementation*. 2025, <https://www.nxp.com/docs/en/white-paper/WP-SECURE-BOOT.pdf>
- [NXP-09] NXP Semiconductors, *Power Management and Energy Efficiency in i.MX93*. 2025, <https://www.nxp.com/docs/en/application-note/AN14200.pdf>
- StockCake.(s.f.)** *Robotic Production Line* [Fotografía]. Recuperado de: https://stockcake.com/i/robotic-production-line_100963_1328
- Dreamstime.(s.f.) *Industry Car Manufacturing Cartoon Stock Vector* [Ilustración]. Recuperado de <https://www.dreamstime.com/industry-car-manufacturing-cartoon-assembly-artoon-vector-illustration-graphic-design-image142367069>

Índice

| | | | |
|--|----------|-------------------------|-----------------------|
| | A | | |
| ADC, 30 | | | |
| análisis de fallas en semiconductores, 19 | | | |
| Análisis post-fabricación avanzado , 15 | | | |
| | B | | |
| BGA, 33 | | | |
| | C | | |
| CAN-FD, 30 | | | |
| Clocks Tool, 28 | | | |
| Curve Tracer, 21 | | | |
| | D | | |
| DDR, 31 | | | |
| DDR Tool, 28 | | | |
| Device Configuration Tool, 29 | | | |
| distribución en el sector automotriz, 13 | | | |
| | E | | |
| EdgeLock Secure Enclave, 27 | | | |
| EDS/EDX, 22 | | | |
| eMMC/SD, 31 | | | |
| EMMI, 21 | | | |
| Ethernet, 30 | | | |
| | F | | |
| FIB, 20, 21 | | | |
| | G | | |
| GPIO, 30 | | | |
| | I | | |
| i.MX91/93, 9 | | | |
| I2C/I3C, 30 | | | |
| industria de los semiconductores, 10 | | | |
| inspección acústica, v | | | |
| inspección óptica, v | | | |
| | | | inspección visual, 20 |
| | | J | |
| | | JTAG, 29 | |
| | | L | |
| | | Life cycle , 40 | |
| | | LIT, 21 | |
| | | LIVA, 21 | |
| | | LVDS y HDMI, 30 | |
| | | M | |
| | | MCUXpresso SDK, 28 | |
| | | MIPI CSI/DSI, 30 | |
| | | ML, 22 | |
| | | N | |
| | | NXP, 9 | |
| | | O | |
| | | OBIRCH, 21 | |
| | | P | |
| | | Peripherals Tool, 28 | |
| | | Pins Tool, 28 | |
| | | pruebas eléctricas, 20 | |
| | | pruebas funcionales, 19 | |
| | | PWM, 30 | |
| | | Q | |
| | | QSPI/NOR Flash, 31 | |
| | | R | |
| | | reboleo, v | |
| | | S | |
| | | SAI/ESAI, 30 | |
| | | SDK, 28 | |

sector automotriz, 12
Secure Boot, 31
SEM, 20
SMUs, 21
SPI, 30

T

TEE Tool, 29

TEM, 20

UART, 30

U

X

X-RAY, v